

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

**THIS PAGE BLANK (USPTO)**

Docket No. 205748US2/sbj

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Arnaud GUEGUEN, et al.

GAU: 2631

SERIAL NO: 09/827,093

EXAMINER:

April 6, 2001

FOR: TURBODECODING METHOD WITH RE-ENCODING OF ERRONEOUS INFORMATION AND FEEDBACK

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS

WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
FRANCE	00 05682	May 3, 2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and  
(B) Application Serial No.(s)
  - ☐ are submitted herewith
  - ☐ will be submitted prior to payment of the Final Fee

RECEIVED

JUL 10 2001

Technology Center 2600

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

*Surinder Sachar*

Marvin J. Spivak

Registration No. 24,913

Surinder Sachar

Registration No. 34,423



22850

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 10/98)

**THIS PAGE BLANK (USPTO)**



#3

# BREVET D'INVENTION

**CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION****COPIE OFFICIELLE**

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le **22 MARS 2001**

Pour le Directeur général de l'Institut  
national de la propriété industrielle  
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

SIEGE  
26 bis, rue de Saint Petersburg  
75800 PARIS cedex 08  
Téléphone : 01 53 04 53 04  
Télécopie : 01 42 93 59 30  
<http://www.inpi.fr>

**THIS PAGE BLANK (USPTO)**

**INPI**INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

**BREVET D'INVENTION****CERTIFICAT D'UTILITÉ**

Code de la propriété intellectuelle – Livre VI

**cerfa**

N°11354\*01

REQUÊTE EN DELIVRANCE 1/2

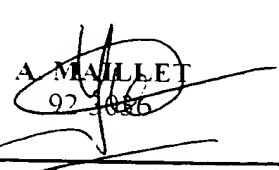
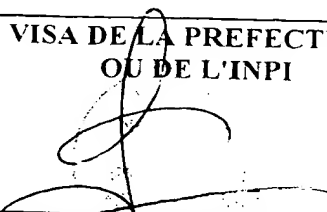
Cet imprimé est à remplir lisiblement à l'encre noire

DB 540W 200899

REMISE DES PIÈCES DATE <b>3 MAI 2000</b> LIEU <b>35 INPI RENNES</b> N° ENREGISTREMENT NATIONAL ATTRIBUE PAR L'INPI <b>0005682</b> DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI <b>03 MAI 2000</b>		Réservé à l'INPI		① NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE A QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE  <b>Monsieur MAILLET Alain</b> <b>CABINET LE GUEN ET MAILLET</b> <b>BREVETS - MARQUES - MODÈLES</b> <b>5, Place Newquay - BP 70250</b> <b>35802 DINARD CEDEX</b>	
Vos références pour ce dossier : 7255					
Confirmation d'un dépôt par télécopie			<input checked="" type="checkbox"/> N° attribué par l'INPI à la télécopie		
② NATURE DE LA DEMANDE			Cochez l'une des 4 cases suivantes		
Demande de brevet			<input checked="" type="checkbox"/>		
Demande de certificat d'utilité			<input type="checkbox"/>		
Demande divisionnaire			<input type="checkbox"/>		
<i>Demande de brevet initiale</i>			N°		
<i>Ou demande de certificat d'utilité initiale</i>			Date		
Transformation d'une demande de Brevet européen			<input type="checkbox"/>		
<i>Demande de brevet initiale</i>			N°		
			Date		
③ TITRE DE L'INVENTION (200 caractères ou espaces maximum)  <b>Procédé de turbo-décodage avec réencodage des informations erronées et rétroaction</b>					
④ DECLARATION DE PRIORITÉ  OU REQUÊTE DU BÉNÉFICE DE  LA DATE DE DÉPÔT D'UNE  DEMANDE ANTÉRIEURE FRANÇAISE			Pays ou organisation Date N° Pays ou organisation Date N° Pays ou organisation Date N° <input type="checkbox"/> s'il y a d'autres priorités, cochez la case et utilisez l'imprimé "Suite"		
⑤ DEMANDEUR			<input type="checkbox"/> s'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé "suite"		
Nom ou dénomination sociale			MITSUBISHI ELECTRIC INFORMATION TECHNOLOGY CENTRE EUROPE B.V.		
Prénoms					
Forme Juridique			SARL de droit néerlandais		
N° SIREN					
Code APE-NAF					
Adresse		Rue	Keienbergweg 58 1101 AG AMSTERDAM ZUIDOOST		
		Code postal et ville			
Pays			PAYS BAS		
Nationalité			Néerlandaise		
N° de téléphone (facultatif)					
N° de télécopie (facultatif)					
Adresse électronique (facultatif)					

**BREVET D'INVENTION  
CERTIFICAT D'UTILITÉ**

REQUÊTE EN DELIVRANCE 2/2

REMISE DES PIÈCES		DATE <b>3 MAI 2000</b>		LIEU <b>35 INPI RENNES</b>	
N° ENREGISTREMENT NATIONAL ATTRIBUE PAR L'INPI		<b>0005682</b>			
Vos références pour ce dossier :			<b>7255</b>		
<b>6 MANDATAIRE</b>					
Nom		MAILLET			
Prénom		Alain			
Cabinet ou Société		Cabinet LE GUEN & MAILLET			
N° de pouvoir permanent et/ou de lien contractuel					
Adresse	Rue	38, rue Levassasseur BP 91			
	Code postal et ville	35802	DINARD Cedex		
N° de téléphone (facultatif)		02 99 46 55 19			
N° de télécopie (facultatif)		02 99 46 41 80			
Adresse électronique (facultatif)		leguen.maillet@wanadoo.fr			
<b>7 INVENTEUR (S)</b>					
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur (s) séparée			
<b>8 RAPPORT DE RECHERCHE</b>					
Etablissement immédiat ou établissement différé		<input checked="" type="checkbox"/> Uniquement pour une demande de brevet (y compris division et transformation) <input type="checkbox"/>			
Paiement échelonné de la redevance		Paiement en trois versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non			
<b>9 REDUCTION DU TAUX DES REDEVANCES</b>		Uniquement pour les personnes physiques. <input type="checkbox"/> Requête pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Requête antérieurement à ce dépôt (joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :			
Si vous avez utilisé l'imprimé "suite", Indiquez le nombre de pages jointes					
<b>10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE</b> (Nom et qualité du signataire)		<b>VISA DE LA PREFECTURE OU DE L'INPI</b>  			



**INPI**INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

DEPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

**BREVET D'INVENTION****CERTIFICAT D'UTILITÉ**

Code de la propriété intellectuelle – Livre VI

**cerfa**

N°11235\*02

**DESIGNATION DE L'INVENTEUR (S)** Page N° .../...

(si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

103 113 W366899

Vos références pour ce dossier (facultatif)		7255	
N° D'ENREGISTREMENT NATIONAL		0005688	
TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
Procédé de turbo-décodage avec réencodage des informations erronées et rétroaction			
LE(S) DEMANDEUR(S) : MITSUBISHI ELECTRIC INFORMATION TECHNOLOGY CENTRE EUROPE B.V. Keienbergweg 58 1101 AG AMSTERDAM ZUIDOOST PAYS BAS			
DESIGNE (NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite "page N°1/1" S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		GUEGUEN	
Prénoms		Arnaud	
Adresse	Rue	Immeuble Germanium 80, avenue des Buttes de Coësmes	
	Code postal et ville	35700	RENNES
Société d'appartenance (facultatif)			
Nom		CHAPALAIN	
Prénoms		Nadine	
Adresse	Rue	Immeuble Germanium 80, avenue des Buttes de Coësmes	
	Code postal et ville	35700	RENNES
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire)		A. MAILLET 92 3036	

**THIS PAGE BLANK (USPTO)**

La présente invention concerne de manière générale un procédé de décodage d'une information turbo-codée. Plus précisément elle concerne une amélioration du procédé de décodage lorsque ce dernier présente un défaut de convergence.

5 Les turbo-codes constituent actuellement les codes correcteurs d'erreurs les plus performants dans la mesure où, parmi les codes existants, ils permettent d'obtenir les taux d'erreurs binaires les plus faibles pour un rapport signal sur bruit donné, et ce pour une complexité de décodage raisonnable. Ils peuvent aussi bien être utilisés pour des transmissions numériques continues que pour des transmissions par  
10 trames.

Les turbo-codes ont été introduits par C. Berrou, A. Glavieux, P. Thitimajshima dans un article intitulé « Near Shannon Limit Error - Correcting Coding and Decoding : Turbo-codes » paru dans ICC-1993 Conference Proceedings, pages 1064-1070. Les turbo-codes ont fait ensuite l'objet de nombreux  
15 développements et l'on appelle aujourd'hui turbo-codes une famille de codes basés sur deux concepts :

Le premier concept est la concaténation de plusieurs codes simples appelés codes élémentaires séparés par des étapes d'entrelacement, modifiant l'ordre de prise en compte des données par ces codes élémentaires. Les codes élémentaires  
20 peuvent être de différents types : codes réursifs systématiques (notés RSC) pour les turbo-codes convolutifs ou codes en bloc comme les codes de Hamming, les codes RS ou BCH pour les turbo-codes en bloc. Différents types de concaténation peuvent être envisagés. Dans la concaténation parallèle, la même information est codée séparément par chaque codeur après avoir été entrelacée. Dans la concaténation série, la sortie de  
25 chaque codeur est codée par le codeur suivant après avoir été entrelacée. On appelle dimension du turbo-code le nombre de codeurs élémentaires pour mettre en œuvre le turbo-code. Les entrelacements utilisés peuvent être de type uniforme, par exemple en entrant les données à entrelacer ligne par ligne dans une matrice et en les restituant colonne par colonne, ce type d'entrelacement est notamment employé dans les turbo-  
30 codes en bloc. En général, pour améliorer les performances, les turbo-codes utilisent des entrelacements non uniformes. C'est le cas notamment pour les turbo-codes convolutifs.

Le second concept est le décodage itératif du turbo-code, encore appelé turbo-décodage. Chaque itération du décodage est constituée par la concaténation de

plusieurs opérations de décodage élémentaire. Les décodeurs élémentaires utilisés à cet effet sont du type à entrées et sorties pondérées et correspondent chacun à un codeur élémentaire du turbo-codeur. Les entrées et sorties pondérées d'un décodeur élémentaire traduisent les probabilités des données binaires ou m-aires des entrées respectivement en entrée et sortie du codeur élémentaire correspondant. Les entrées et sorties pondérées peuvent être libellées en termes de probabilités, de rapports de vraisemblance, ou de logarithmes de rapports de vraisemblance (encore notés LLR).

Suivant le schéma du turbo-décodeur, les décodeurs élémentaires interviennent l'un après l'autre (turbo-décodage dit série) ou simultanément (turbo-décodage dit parallèle). Bien entendu des schémas de décodage hybride peuvent être également envisagés. Des opérations d'entrelacement et de désentrelacement interviennent en fonction des opérations de désentrelacement et d'entrelacement effectuées lors du codage. Elles permettent à chaque décodeur élémentaire de prendre en compte une information qui se présente dans le même ordre que celle en entrée et en sortie du codeur élémentaire correspondant, chaque décodeur élémentaire utilisant ainsi une information correspondant à l'information en entrée et en sortie du codeur élémentaire correspondant. L'information en entrée d'un décodeur élémentaire est une information dite a priori consistant en une information bruitée du codeur élémentaire correspondant. A partir de cette information a priori et connaissant la loi de codage du codeur élémentaire correspondant, le décodeur élémentaire génère une information a posteriori qui est une estimation de plus grande fiabilité de l'information en entrée et/ou en sortie du codeur élémentaire correspondant. Le supplément d'information apporté par l'information a posteriori par rapport à l'information a priori est appelée information extrinsèque.

Divers algorithmes peuvent être mis en œuvre dans les opérations de décodage élémentaire notamment les algorithmes dit MAP (Maximum A Posteriori), Log MAP et MaxLogMAP encore appelés APP, LogAPP et MaxLogAPP, qui dérivent tous du calcul de probabilités a posteriori connaissant les probabilités a priori. Ces algorithmes sont par exemple décrits dans l'article intitulé « Optimal and sub-optimal maximum a posteriori algorithms suitable for turbo-decoding » de P. Robertson, P. Hoeher et E. Villebrun paru dans European Trans. On Telecomm., Vol. 8, pages 119-125, Mars-Avril 1997. Pour les turbo-codes en bloc, l'on peut utiliser l'algorithme de Chase tel que décrit dans l'article intitulé « Near optimum product codes » paru dans Proc. IEEE Globecom de 1994, pages 339-343.

Selon le type de turbo-codage mis en œuvre, l'information extrinsèque issue d'un décodeur élémentaire combinée à l'information systématique ou bien directement l'information a posteriori issu d'un décodeur élémentaire sera utilisée, après entrelacement ou désentrelacement éventuel, comme information a priori par le  
 5 décodeur élémentaire suivant au sein de la même itération ou par le décodeur élémentaire précédent au sein de l'itération suivante.

Quoi qu'il en soit, à chaque itération, l'information en entrée et en sortie des décodeurs élémentaires est de plus en plus fiable. L'information produite par la (ou les) opération(s) de décodage terminale(s) d'une itération est utilisée pour générer  
 10 une information de sortie qui est une estimation de l'information d'entrée du codeur. En principe, après un nombre d'itérations suffisant, le procédé de décodage stagne et l'algorithme converge. Un seuillage est effectué sur l'information de sortie de la dernière itération pour générer la séquence turbo-décodée. Bien que sous-optimal dans le principe, le turbo-décodage donne des performances proches de celles du décodeur  
 15 optimal en général, en ayant pourtant une complexité nettement moindre puisqu'elle est de l'ordre de celle du décodeur des codes élémentaires.

Avant d'aborder plus en détail la structure de quelques turbo-décodeurs, il convient de rappeler brièvement la structure des turbo-codeurs correspondants.

La Fig. 1 illustre un turbo-codeur dit de type PCCC (Parallel  
 20 Concatenated Convolutional Code) à  $n$  dimensions. Le dispositif de codage comprend un ensemble de codeurs élémentaires ( $11_i$ ) concaténés en parallèle et séparés par des entrelaceurs ( $10_i$ ). Chacun des codeurs élémentaires est du type convolutif récursif systématique (noté RSC). Chaque codeur élémentaire code une version entrelacée de l'information utile d'entrée. Les sorties des différents codeurs  
 25 élémentaires sont multiplexées par un multiplexeur (12). Seule la partie systématique (X) est transmise une seule fois pour l'ensemble des codeurs sous forme non entrelacée.

La Fig. 2 illustre un turbo-codeur dit de type SCCC (Serially  
 Concatenated Convolutional Code) à  $n$  dimensions. Le dispositif de codage comprend  
 30 un ensemble de codeurs élémentaires ( $21_i$ ) de type RSC concaténés en série, deux codeurs consécutifs étant séparés par un entrelaceur ( $20_i$ ). Chaque codeur introduisant sa propre redondance, les entrelaceurs de rang croissant sont de taille croissante.

La Fig. 3 illustre un turbo-codeur dit de type BTC (Block Turbo-Code) ou turbo-code en bloc. Le dispositif de codage est là encore constitué d'un ensemble

de codeurs élémentaires (31<sub>i</sub>) concaténés en série, chaque codeur élémentaire étant ici un code en bloc : Hamming , RS ou BCH par exemple et opérant sur une dimension du bloc.

La Fig. 4a illustre un turbo-décodeur de type série d'une information  
5 codée par le turbo-codeur PCCC de la Fig. 1.

Le décodeur comprend un ensemble de décodeurs élémentaires concaténés en série, chaque décodeur élémentaire (41<sub>i</sub>) correspondant au codeur élémentaire (11<sub>i</sub>) du turbo-codeur.

Dans l'exemple représenté, les décodeurs élémentaires utilisent  
10 l'algorithme LogAPP et sont à entrées et sortie pondérées sous forme de logarithmes de rapports de vraisemblance (encore notés LLR).

Pour des raisons de clarté les entrelaceurs et désentrelaceurs n'ont pas été représentés. Il va de soi cependant que les données en entrée d'un décodeur élémentaire doivent être présentées dans le même ordre que pour le codeur  
15 correspondant.

L'opération de décodage comprend une séquence d'itérations 1 à k, chaque itération consistant en un ensemble identique d'opérations de décodage élémentaire.

L'entrée (e) du décodeur reçoit du démodulateur une information sous  
20 forme de valeurs pondérées fonction des probabilités respectives des symboles reçus.

L'information reçue contient une partie (X) correspondant à l'information systématique et des parties redondantes (Y<sub>i</sub>) correspondant respectivement aux informations en sortie des codeurs élémentaires. Un démultiplexeur (40) assure le démultiplexage des différentes parties de l'information  
25 reçue. Outre l'information (Y<sub>i</sub>), chaque décodeur élémentaire D<sub>i</sub> (41<sub>i</sub>) reçoit bien entendu l'information systématique (X) convenablement entrelacée (entrée non représentée pour des raisons de clarté) et une information extrinsèque e<sub>i-1</sub> fournie par le décodeur précédent. A la première itération, l'information extrinsèque du premier décodeur élémentaire D1 est initialisée à 0 et l'information systématique a priori en  
30 entrée de D1 est la partie systématique reçue (X). D1 utilise la première information redondante (Y1) pour produire une nouvelle estimation de la partie systématique encore appelée information a posteriori. La différence entre l'information a posteriori et l'information a priori est l'information extrinsèque générée par le décodeur. Cette information extrinsèque (convenablement entrelacée) est ajoutée à l'information

5 systématique (également convenablement entrelacée) pour constituer l'information systématique a priori du décodeur suivant. Le processus se poursuit de décodeur en décodeur jusqu'à  $D_n$ . L'information extrinsèque produite par le décodeur élémentaire terminal  $D_n$  est transmise (en fait rétropropagée si un seul ensemble de décodeurs  
10 élémentaires est utilisé) à  $D_1$  et un nouveau cycle complet de décodage est itéré. D'itération en itération, l'estimation de la partie systématique gagne en fiabilité et au terme d'un nombre  $k$  d'itérations, les valeurs pondérées représentant la partie systématique ( $s$ ) sont soumises à une décision dure au moyen du dispositif de seuillage (44). Dans le cas où, par exemple, les valeurs pondérées sont des bits  
15 pondérés, on obtient en sortie ( $S$ ) une information représentée par une séquence de bits.

Il va de soi que d'autres type de décodeurs élémentaires peuvent être utilisés. En particulier si un algorithme de type non logarithmique est utilisé les opérations d'addition et de soustraction sont à remplacer par des opérations de  
20 multiplication et de division. Les valeurs initiales de l'information extrinsèque doivent être également modifiées en conséquence (1 pour un algorithme APP, 0.5 pour un algorithme évaluant les probabilités).

La Fig. 4b illustre un turbo-décodeur de type parallèle d'une information  
25 codée par le turbo-codeur PCCC de la Fig. 1.

Le décodeur comprend un ensemble de décodeurs élémentaires concaténés en parallèle, chaque décodeur élémentaire ( $41_i$ ) correspondant au codeur élémentaire ( $11_i$ ) du turbo-codeur.

Dans l'exemple représenté, les décodeurs élémentaires utilisent  
30 l'algorithme LogAPP et sont à entrées et sortie pondérées sous forme de logarithmes de rapports de vraisemblance. Ici aussi, bien que les entrelaceurs et désentrelaceurs n'aient pas été représentés, les données en entrée d'un décodeur élémentaire doivent être présentées dans le même ordre que pour le codeur correspondant.

L'opération de décodage comprend une séquence d'itérations 1 à  $k$ ,  
35 chaque itération consistant en un ensemble identique d'opérations de décodage élémentaire.

Le principe du décodage est similaire à celui décrit pour la concaténation série, les échanges d'information extrinsèque se faisant ici en parallèle entre deux itérations successives. Chaque décodeur élémentaire  $D_i$  ( $41_i$ ) reçoit outre la partie

redondante ( $Y_i$ ), une version convenablement entrelacée de la partie systématique ainsi que les informations extrinsèques de tous les autres décodeurs de l'itération précédente. Chaque décodeur d'une même itération travaille en parallèle, produit une information systématique a posteriori et en déduit une information extrinsèque par différence entre l'information systématique a posteriori et l'information systématique a priori. A l'entrée d'un décodeur élémentaire  $D_i$  les différentes informations extrinsèques  $e_j$  avec  $i \neq j$  (convenablement entrelacées) sont sommées à une version convenablement entrelacée de l'information systématique  $X$ . Le décodeur utilise l'information redondante  $Y_i$  pour fournir une nouvelle estimation de la partie systématique ou information systématique a posteriori.

Les décodeurs élémentaires de la première itération reçoivent une information extrinsèque initialisée à 0 (dans le cas où l'algorithme LogAPP est utilisé).

Les décodeurs de la dernière itération fournissent chacun une estimation de l'information systématique ( $s_i$ ). Les valeurs pondérées représentant ces estimations sont, par exemple, sommées une à une (43) avant décision dure (44).

On conçoit qu'un décodage hybride série-parallèle soit envisageable avec différents modes de propagation de l'information extrinsèque. L'information décodée en sortie ( $S$ ) résulte dans tous les cas d'une décision dure à partir des estimations de la partie systématique fournies par les décodeurs élémentaires terminaux de la dernière itération.

La Fig. 5 illustre un turbo-décodeur correspondant au turbo-codeur SCCC de la Fig. 2.

La structure de ce décodeur a été décrite dans un article de S. Benedetto, G. Montorsi, D. Divsalar et F. Pollara intitulé « Serial concatenation of interleaved codes : Performance analysis, design and iterative decoding » publié dans JPL TDA Progr. Rep., vol. 42-126, Août 1996.

Le décodeur comprend un ensemble de décodeurs élémentaires concaténés en série, chaque décodeur élémentaire  $D_i$  ( $51_i$ ) correspondant au codeur élémentaire  $C_i$  ( $21_i$ ) du turbo-codeur.

L'opération de décodage comprend une séquence d'itérations 1 à  $k$ , chaque itération consistant en un ensemble identique d'opérations de décodage élémentaire.



Pour des raisons de clarté les entrelaceurs et désentrelaceurs n'ont pas été représentés. Il va de soi cependant que les données en entrée d'un décodeur élémentaire doivent être présentées dans le même ordre que pour le codeur correspondant. En particulier deux décodeurs élémentaires  $D_i$  et  $D_{i+1}$  d'une même  
 5 itération sont séparés par un désentrelaceur correspondant à l'entrelaceur  $(20_i)$  séparant les codeurs  $C_i$  et  $C_{i+1}$ . De même la sortie  $(O_c)$  d'un décodeur élémentaire  $D_{i+1}$  est entrelacée par un entrelaceur identique à  $(20_i)$  avant d'être fournie au décodeur  $D_i$  de l'itération suivante.

Chaque décodeur élémentaire possède deux entrées  $I_c$  et  $I_u$  et deux  
 10 sorties  $O_c$  et  $O_u$ . L'entrée  $I_c$  reçoit une information a priori relative à des données en sortie du codeur  $C_i$  alors que l'entrée  $I_u$  reçoit une information a priori relative à des données en entrée dudit codeur. De même, la sortie  $O_c$  fournit une information a posteriori relative à des données en sortie du codeur  $C_i$  et la sortie  $O_u$  fournit une information a posteriori relative à des données en entrée dudit codeur. L'information a  
 15 posteriori fournie en  $O_c$  par un décodeur élémentaire  $D_{i+1}$  est utilisée comme information a priori par le décodeur  $D_i$  de l'itération suivante, lui permettant d'effectuer une estimation plus fiable de l'information en entrée et en sortie du codeur  $C_i$  correspondant.

Les décodeurs élémentaires de la première itération ainsi que le décodeur  
 20 élémentaire terminal  $D_1$  de la dernière itération reçoivent sur leur entrée  $I_u$  une valeur nulle, étant donné qu'aucune information a posteriori d'une itération précédente n'est disponible.

La sortie  $O_u$  du décodeur élémentaire terminal  $D_1$  de la dernière itération fournit sous forme de valeurs pondérées une estimation de l'information en entrée du  
 25 codeur  $C_1$ , c'est à dire de l'information utile  $(X)$ . Ces valeurs sont soumises à une décision dure par seuillage (54) pour fournir l'information décodée  $(S)$ .

La Fig. 6 illustre un turbo-décodeur correspondant au turbo-codeur BTC de la Fig. 3.

Le décodeur comprend un ensemble de décodeurs élémentaires  
 30 concaténés en série, chaque décodeur élémentaire  $D_i$   $(61_i)$  correspondant au codeur élémentaire  $C_i$   $(31_i)$  du turbo-codeur.

L'opération de décodage comprend une séquence d'itérations 1 à  $k$ , chaque itération consistant en un ensemble identique d'opérations de décodage élémentaire.

L'information à décoder se présente comme un bloc à  $n$  dimensions de valeurs pondérées fournies, par exemple, par le démodulateur d'entrée. L'ordre des décodeurs élémentaires importe peu, chacun travaillant ici sur une dimension orthogonale du bloc. Les décodeurs élémentaires utilisent par exemple l'algorithme de Chase mentionné plus haut. Chaque décodeur élémentaire reçoit le bloc d'entrée dans son intégralité et procède à une estimation de toutes les valeurs pondérées dudit bloc selon la dimension de codage du codeur correspondant. De cette information a posteriori est déduite par différence (dans le cas de décodeur utilisant un algorithme logarithmique) avec l'information a priori, une information extrinsèque se présentant sous la forme d'un bloc de valeurs pondérées de même taille que le bloc codé. Cette information extrinsèque est ajoutée à l'information d'entrée pour servir d'information a priori à un autre décodeur. Ainsi par passes successives d'une dimension à l'autre et d'une itération à la suivante, l'estimation de la partie systématique gagne en fiabilité. Les valeurs pondérées représentant cette estimation sont ensuite soumises à une décision dure par seuillage (64) pour fournir l'information systématique décodée  $S$ .

Bien que les turbo-codes produisent des performances proches de la limite théorique de Shannon pour des blocs de données de grande taille, ces performances se dégradent dans certaines configurations : blocs de données de petite taille, turbo-codes à nombre élevé de dimensions, turbo-code en bloc utilisé sur des canaux non gaussiens. Le turbo-décodage ne converge pas ou converge vers une solution sous-optimale conduisant à une information décodée erronée.

Le problème à la base de l'invention est de remédier à ces problèmes de convergence du turbo-décodage et de fournir des informations décodées non erronées.

De manière générale le procédé de décodage selon l'invention effectue une détection d'erreur sur l'information décodée par le turbo-décodage et en cas d'erreur soustrait aux valeurs pondérées représentant l'information d'entrée une fraction de l'information erronée traduite sous forme de valeurs pondérées. La séquence d'itérations du turbo-décodage est alors répétée sur les valeurs pondérées d'entrée résultantes. Si l'information décodée est à nouveau erronée la contre-réaction précédente est à nouveau appliquée et la séquence d'itérations du turbo-décodage à nouveau répétée. Le procédé se poursuit ainsi de suite jusqu'à ce que l'information décodée soit sans erreur ou qu'un nombre donné d'itérations soit atteint. Le principe sous-jacent est que, la contribution due à l'information erronée étant partiellement enlevée de l'information d'entrée, le turbo-décodage converge désormais vers une

solution non erronée. Dans le cas où la présence d'erreurs résiduelles dans l'information décodée est due à la non optimalité du turbo-décodeur, la modification de l'information d'entrée augmente la probabilité que le turbo-décodage sorte d'un optimum local et converge vers l'information présentant le maximum de vraisemblance.

De manière plus précise le procédé de décodage selon l'invention est définie par la revendication 1. Des modes avantageux de réalisation sont revendiqués dans les revendications dépendantes.

Les caractéristiques de l'invention mentionnées ci-dessus, ainsi que d'autres, apparaîtront plus clairement à la lecture de la description suivante d'exemples de réalisation, ladite description étant faite en relation avec les figures jointes parmi lesquelles

La Fig. 1 représente schématiquement la structure d'un turbo-codeur de type PCCC ;

La Fig. 2 représente schématiquement la structure d'un turbo-codeur de type SCCC ;

La Fig. 3 représente schématiquement la structure d'un turbo-codeur en bloc ;

La Fig. 4a représente schématiquement la structure d'un turbo-décodeur à structure série correspondant au turbo-codeur de la Fig. 1 ;

La Fig. 4b représente schématiquement la structure d'un turbo-décodeur à structure parallèle correspondant au turbo-codeur de la Fig. 1 ;

La Fig. 5 représente schématiquement la structure d'un turbo-décodeur correspondant au turbo-codeur de la Fig. 2 ;

La Fig. 6 représente schématiquement la structure d'un turbo-décodeur correspondant au turbo-codeur de la Fig. 3 ;

La Fig. 7 représente schématiquement un turbo-codeur selon un premier mode de réalisation de l'invention ;

La Fig. 8a représente schématiquement un turbo-décodeur du type représenté en Fig. 4a, selon un second mode de réalisation de l'invention ;

La Fig. 8b représente schématiquement un turbo-décodeur du type représenté en Fig. 4a selon un troisième mode de réalisation de l'invention ;

La Fig. 9a représente schématiquement un turbo-décodeur du type représenté en Fig. 4b selon un second mode de réalisation de l'invention ;

La Fig. 9b représente schématiquement un turbo-décodeur du type représenté en Fig. 4b selon un troisième mode de réalisation de l'invention ;

La Fig. 10a représente schématiquement un turbo-décodeur du type représenté en Fig. 5 selon un deuxième mode de réalisation de l'invention ;

5 La Fig. 10b représente schématiquement un turbo-décodeur du type représenté en Fig. 5 selon un troisième mode de réalisation de l'invention ;

La Fig. 11 représente schématiquement un turbo-décodeur du type représenté en Fig. 6 selon un deuxième mode de réalisation de l'invention ;

10 Un premier mode de réalisation de l'invention est illustré en Fig. 7. Le dispositif de turbo-décodage représenté comprend un turbo-décodeur classique (70) qui peut être, par exemple, l'un quelconque des turbo-décodeurs illustrés en Figs. 4a, 4b, 5 ou 6. Nous supposons pour simplifier l'exposé que les décodeurs élémentaires utilisés sont du type LogAPP bien que tout autre type de décodeur élémentaire puisse  
15 être utilisé.

Le commutateur (78) est tout d'abord basculé sur l'entrée et le dispositif reçoit du démodulateur une information d'entrée à décoder représentée par un ensemble de valeurs pondérées initiales. L'information d'entrée est fournie au turbo-décodeur (70). L'information turbo-décodée est transmise à un détecteur d'erreur (71)  
20 commandant un second commutateur (72). Ce dernier oriente l'information décodée vers la sortie (73) si l'information turbo-décodée est dépourvue d'erreur et vers un turbo-codeur (74) correspondant au turbo-décodeur (70) dans le cas contraire. L'information erronée est alors réencodée par le turbo-codeur puis transformée, comme nous le verrons plus loin, en valeurs pondérées par l'opérateur (75). Ces  
25 valeurs pondérées sont ensuite multipliées (76) par un coefficient d'atténuation  $\alpha$  avant d'être retranchées aux valeurs pondérées initiales, ce qui est représenté symboliquement par le commutateur (78) en position haute. L'information d'entrée ainsi modifiée est à nouveau turbo-décodée et une nouvelle détection d'erreur a lieu. Le procédé de décodage se poursuit ainsi de suite jusqu'à ce que l'information turbo-décodée soit dépourvue d'erreur ou que le nombre de cycles de turbo-décodage  
30 (chaque cycle consistant en une séquence d'itérations) atteigne une valeur donnée, fonction par exemple de la qualité du service.

L'opérateur (75) exprime l'information turbo-décodée qui est issue d'une décision dure, en termes de valeurs pondérées telles que présentes en sortie du

démodulateur. Ainsi dans le cas classique d'une modulation binaire du type BPSK, où la sortie du démodulateur peut s'écrire  $(2x_k-1) + n_k$  où  $x_k$  est la valeur d'un bit transmis et  $n_k$  est le bruit reçu, une information turbo-décodée exprimée en séquence de bits sera transformée en séquence de valeurs +1 (si le bit correspondant vaut 1) et de valeurs -1 (si le bit correspondant est nul).

La détection d'erreur peut se faire de manière directe en incorporant dans le code un code de détection d'erreur (CRC par exemple) ou bien, comme dans le cas d'un turbo-décodeur en bloc, en utilisant un calcul de syndrome si le turbo-code comporte un code élémentaire en bloc.

La détection d'erreur peut également se faire de manière indirecte en utilisant un critère de convergence des valeurs pondérées produites par les itérations successives du turbo-décodage. La convergence peut être mesurée par un écart entropique entre les distributions de probabilités correspondant à ces valeurs pondérées, comme décrit par exemple dans l'article de M. Moher, intitulé «Decoding via cross-entropy minimization» publié dans Proceedings of Globecom 1993, IEEE Global Telecommunications Conference, vol. 2, pages 809-813.

La convergence peut encore être appréciée à partir d'une moyenne de la valeur absolue de l'information extrinsèque fournie par les différents décodeurs élémentaires, comme décrit dans la demande de brevet FR0001984 déposée le 14.2.2000 par la demanderesse.

Selon une variante non représentée du premier mode de réalisation, la détection d'erreur et le turbo-codage ne s'appliquent plus seulement à la sortie du turbo-décodeur, c'est à dire à l'information de sortie de la dernière itération du turbo-décodage mais aux informations de sortie des dernières itérations. Chaque information de sortie est alors à nouveau turbo-codée avant d'être transformée en ensemble de valeurs pondérées. Ces valeurs sont ensuite multipliées par un coefficient d'atténuation  $\alpha_j$  qui peut être propre à l'itération dont elles sont issues ou encore commun à ces itérations. Après multiplication, les valeurs pondérées issues de chacune des dernières itérations sont retranchées aux valeurs pondérées d'entrée. De la sorte, plusieurs contributions de solutions erronées peuvent être simultanément retranchées de l'information d'entrée. Cette variante de réalisation est avantageuse dans le cas où le procédé de turbo-codage ne converge pas mais oscille entre plusieurs solutions erronées.

Le choix du coefficient  $\alpha$  ou le cas échéant des coefficients  $\alpha_i$  doit être guidé par plusieurs impératifs. Il(s) doit(ven)t être à la fois suffisamment élevé(s) pour supprimer la contribution de la (les) solution(s) erronée(s) et suffisamment faible(s) pour ne pas trop perturber l'information d'entrée à décoder.

5 Il a été constaté qu'une valeur de  $\alpha$  l'ordre de 0.001 semble convenir relativement bien pour des turbo-codes fonctionnant sur les blocs de l'ordre de 100 bits, sur un canal gaussien et à fort rapport signal sur bruit. Cependant dans le cas général l'ajustement fin de cette valeur dépend de nombreux paramètres : le type de turbo-code, le type de canal, le rapport signal sur bruit, le nombre maximum  
10 d'itérations toléré avant de traiter la séquence suivante, etc.

Le choix du (des) coefficient(s) peut être fait une fois pour toutes lors de la conception du système ou bien être dynamique en fonction de l'évolution des conditions de transmission, de la qualité du service etc. Dans ce dernier cas, le(s) coefficient(s) adaptatif(s) est(sont) obtenu(s) par lecture dans une table prédéterminée  
15 ou par un algorithme de calcul.

La Fig. 8a illustre un turbo-décodeur du type représenté en Fig. 4a et transformé selon un deuxième mode de réalisation de l'invention. Ce turbo-décodeur, de structure série, est capable de décoder des données codées par un turbo-codeur de type PCCC tel que celui de la Fig. 1.

20 Le décodeur comprend un ensemble de décodeurs élémentaires concaténés en série, chaque décodeur élémentaire ( $81_i$ ) correspondant au codeur élémentaire ( $11_i$ ) du turbo-codeur. Les décodeurs élémentaires utilisés sont ici du type LogAPP bien que tout autre type de décodeur élémentaire puisse être utilisé.

Pour des raisons de clarté les entrelaceurs et désentrelaceurs n'ont pas été  
25 représentés.

L'opération de décodage comprend une séquence d'itérations 1 à k, chaque itération consistant en un ensemble identique d'opérations de décodage élémentaire.

L'entrée (e) du turbo-décodeur reçoit du démodulateur une information  
30 sous forme de valeurs pondérées fonction des probabilités respectives des symboles reçus.

L'information reçue contient une partie (X) correspondant à l'information systématique et des parties redondantes ( $Y_i$ ) correspondant respectivement aux informations en sortie des codeurs élémentaires. Un

démultiplexeur (80) assure le démultiplexage des différentes parties de l'information reçue. Dans un premier temps les commutateurs (87<sub>i</sub>) sont basculés sur les sorties du démultiplexeur. Le processus de décodage est alors identique à celui décrit pour la Fig. 4a. Il comporte un nombre  $k$  d'itérations, représentant chacune un cycle complet de décodage.

Au terme de ces  $k$  itérations, les informations de sortie de chaque décodeur élémentaire (81<sub>i</sub>) sont soumises à une détection d'erreur (82<sub>i</sub>). La détection d'erreur peut être directe ou indirecte, selon l'une des méthodes vues plus haut. Dans le cas où elle est directe, les décodeurs opèrent sur les valeurs après seuillage. Si le détecteur (82<sub>n</sub>), en sortie du détecteur élémentaire terminal (81<sub>n</sub>), ne détecte pas d'erreur, autrement dit si l'information turbo-décodée ne présente pas d'erreur, cette dernière est orientée vers la sortie (non représentée). En revanche si cette information turbo-décodée est erronée, toute information décodée élémentaire erronée issue d'un décodeur (82<sub>i</sub>), représentée sous forme de valeurs seuillées, est réencodée par le codeur élémentaire correspondant (83<sub>i</sub>) avant d'être transformée en valeurs pondérées par l'opérateur (84<sub>i</sub>). Ces valeurs pondérées sont ensuite multipliées par un coefficient d'atténuation  $\alpha_i$ ,  $i=1..n$ , avant d'être retranchées aux valeurs pondérées d'entrée du décodeur élémentaire correspondant (81<sub>i</sub>), ce qui est représenté symboliquement par les commutateurs (87<sub>i</sub>) en position haute. L'information d'entrée ainsi modifiée est alors soumise à un nouveau cycle de turbo-décodage. Le procédé se poursuit ainsi de suite jusqu'à ce que l'information turbo-décodée soit dépourvue d'erreur ou que le nombre de cycles de turbo-décodage (chaque cycle consistant en une séquence d'itérations) atteigne une valeur donnée, fonction par exemple de la qualité du service. Les coefficients  $\alpha_i$  peuvent être choisis distincts ou identiques, fixes ou adaptatifs.

Selon une variante (non représentée) du deuxième mode de réalisation, la détection d'erreur et la rétroaction des solutions erronées peuvent se faire à partir des dernières itérations et non plus seulement de la dernière itération. Cette variante met donc en œuvre une pluralité de jeux de coefficients d'atténuation. Ces coefficients notés  $\alpha_{ij}$ , où  $i$  est l'indice du décodeur élémentaire et  $j$  l'indice de l'itération, peuvent être, là encore, choisis distincts ou identiques, fixes ou adaptatifs. Comme nous l'avons vu plus haut, cette variante de réalisation est avantageuse dans le cas où le procédé de turbo-codage ne converge pas mais oscille entre plusieurs solutions erronées.

La Fig. 8b illustre un turbo-décodeur du type représenté en Fig. 4a et transformé selon un troisième mode de réalisation de l'invention. Ce turbo-décodeur, également de structure série, est capable de décoder des données codées par un turbo-codeur de type PCCC tel que celui de la Fig. 1. Le fonctionnement de ce turbo-décodeur est similaire à celui de la Fig. 8a et ne sera donc pas répété. Il diffère néanmoins en ce que les informations élémentaires erronées ne sont pas réencodées par le codeur élémentaire correspondant mais turbo-codées, la rétroaction ne se faisant plus décodeur élémentaire par décodeur élémentaire mais globalement sur l'entrée (e) du turbo-décodeur.

Selon une variante (non représentée) du troisième mode de réalisation, la détection d'erreur et la rétroaction des solutions erronées peuvent se faire à partir des dernières itérations et non plus seulement de la dernière itération. Les contributions des solutions erronées sont toutes retranchées à l'entrée du turbo-décodeur.

La Fig. 9a illustre un turbo-décodeur du type représenté en Fig. 4b et transformé selon un deuxième mode de réalisation de l'invention. Ce turbo-décodeur, de structure parallèle, est capable de décoder des données codées par un turbo-codeur de type PCCC tel que celui de la Fig. 1.

Le décodeur comprend un ensemble de décodeurs élémentaires concaténés en parallèle, chaque décodeur élémentaire ( $91_i$ ) correspondant au codeur élémentaire ( $11_i$ ) du turbo-codeur. Les décodeurs élémentaires utilisés sont ici du type LogAPP bien que tout autre type de décodeur élémentaire puisse être utilisé.

Pour des raisons de clarté les entrelaceurs et désentrelaceurs n'ont pas été représentés.

L'opération de décodage comprend une séquence d'itérations 1 à k, chaque itération consistant en un ensemble identique d'opérations de décodage élémentaire.

L'entrée (e) du turbo-décodeur reçoit du démodulateur une information sous forme de valeurs pondérées fonction des probabilités respectives des symboles reçus.

L'information reçue contient une partie (X) correspondant à l'information systématique et des parties redondantes ( $Y_i$ ) correspondant respectivement aux informations en sortie des codeurs élémentaires. Un démultiplexeur (90) assure le démultiplexage des différentes parties de l'information reçue. Dans un premier temps les commutateurs ( $97_i$ ) sont basculés sur les sorties du



démultiplexeur. Le processus de décodage est alors identique à celui de la Fig. 4b. Il comporte un nombre  $k$  d'itérations, représentant chacune un cycle complet de décodage.

Au terme de ces  $k$  itérations, les informations de sortie de chaque  
 5 décodeur élémentaire ( $91_i$ ) sont soumises à une détection d'erreur ( $92_i$ ). La détection d'erreur peut être directe ou indirecte, selon l'une des méthodes vues plus haut. Dans le cas où elle est directe, les décodeurs opèrent sur les valeurs après seuillage. Si aucun des détecteurs ( $92_i$ ) ne détecte d'erreur, les valeurs pondérées issues de chaque décodeur sont sommées et la somme seuillée comme en Fig. 4b. En revanche, si un  
 10 des détecteurs détecte une erreur, l'information décodée élémentaire issue du décodeur ( $92_i$ ), représentée sous forme de valeurs seuillées, est réencodée par le codeur élémentaire correspondant ( $93_i$ ) avant d'être transformée en valeurs pondérées par l'opérateur ( $94_i$ ). Ces valeurs pondérées sont ensuite multipliées par un coefficient d'atténuation  $\alpha_i$ ,  $i=1..n$ , avant d'être retranchées ( $96_i$ ) aux valeurs  
 15 pondérées d'entrée du décodeur élémentaire correspondant ( $91_i$ ), ce qui est représenté symboliquement par les commutateurs ( $97_i$ ) en position haute. L'information d'entrée ainsi modifiée est alors soumise à un nouveau cycle de turbo-décodage. Le procédé se poursuit ainsi de suite jusqu'à ce qu'aucun des détecteurs ( $92_i$ ) ne détecte plus  
 20 d'erreur ou que le nombre de cycles de turbo-décodage (chaque cycle consistant en une séquence d'itérations) atteigne une valeur donnée, fonction par exemple de la qualité du service. Les coefficients  $\alpha_i$  peuvent choisis distincts ou identiques, fixes ou adaptatifs.

Selon une version alternative (non représentée) de ce deuxième mode de réalisation, la détection d'erreur n'est pas réalisée dimension par dimension en sortie  
 25 des décodeurs élémentaires mais directement sur la sortie turbo-décodée. Les détecteurs ( $92_i$ ) sont supprimés et un seul détecteur d'erreur en sortie du turbo-détecteur commande le réencodage ( $93_i$ ) des informations décodées élémentaires, leur transformation en valeurs pondérées ( $94_i$ ), l'atténuation ( $95_i$ ) et la soustraction ( $96_i$ ) aux informations d'entrée élémentaires.

30 Selon une variante (non représentée) du deuxième mode de réalisation, la détection d'erreur et la rétroaction des solutions erronées se font à partir des dernières itérations et non plus seulement de la dernière itération. Les contributions des solutions erronées des dernières itérations sont toutes retranchées aux entrées des décodeurs élémentaires et un nouveau cycle de turbo-décodage est effectué. Le

procédé se poursuit ainsi de suite. Cette variante met donc en œuvre un pluralité de jeux de coefficients d'atténuation. Ces coefficients notés  $\alpha_{ij}$ , où  $i$  est l'indice du décodeur élémentaire et  $j$  l'indice de l'itération, peuvent être, là encore, choisis distincts ou identiques, fixes ou adaptatifs.

5                    La Fig. 9b illustre un turbo-décodeur du type représenté en Fig. 4b et transformé selon un troisième mode de réalisation de l'invention. Ce turbo-décodeur, de structure parallèle, est capable de décoder des données codées par un turbo-codeur de type PCCC tel que celui de la Fig. 1. Le fonctionnement de ce turbo-décodeur est similaire à celui de la Fig. 9a et ne sera donc pas répété. Il diffère néanmoins en ce que  
10 les informations élémentaires erronées ne sont pas réencodées par le codeur élémentaire correspondant mais turbo-codées, la rétroaction ne se faisant plus par décodeur élémentaire par décodeur élémentaire mais globalement sur l'entrée (e) du turbo-décodeur.

                  Selon une version alternative (non représentée) de ce troisième mode de  
15 réalisation, la détection d'erreur n'est pas réalisée dimension par dimension en sortie des décodeurs élémentaires mais directement sur la sortie turbo-décodée. Les détecteurs (92<sub>i</sub>) sont supprimés et un seul détecteur d'erreur en sortie du turbo-détecteur commande le réencodage (93<sub>i</sub>) des informations décodées élémentaires, leur transformation en valeurs pondérées (94<sub>i</sub>), l'atténuation (95<sub>i</sub>) et la soustraction (96) à  
20 l'entrée (e) du turbo-décodeur.

                  Selon une variante (non représentée) du troisième mode de réalisation, la détection d'erreur et la rétroaction des solutions erronées peuvent se faire à partir des dernières itérations et non plus seulement de la dernière itération. Les contributions des solutions erronées sont toutes retranchées à l'entrée (e) du turbo-décodeur.

25                    La Fig. 10a représente schématiquement un turbo-décodeur du type représenté en Fig. 5 selon un deuxième mode de réalisation de l'invention. Ce turbo-décodeur est capable de décoder des données codées par un turbo-codeur de type SCCC tel que celui de la Fig. 3.

                  Le décodeur comprend un ensemble de décodeurs élémentaires  
30 concaténés en série, chaque décodeur élémentaire (101<sub>i</sub>) correspondant au codeur élémentaire (21<sub>i</sub>) du turbo-codeur. Les décodeurs élémentaires utilisés sont ici du type LogAPP bien que d'autres types de décodeur élémentaire puisse être utilisé.

                  Pour des raisons de clarté les entrelaceurs et désentrelaceurs n'ont pas été représentés. L'opération de décodage proprement dite est identique à celle décrite en

Fig. 5 et ne sera donc pas reprise ici. Au terme des  $k$  itérations, les informations de sortie de chaque décodeur élémentaire ( $101_i$ ) sont soumises à une détection d'erreur ( $102_i$ ). La détection d'erreur peut être directe ou indirecte, selon l'une des méthodes vues plus haut. Dans le cas où elle est directe, les décodeurs opèrent sur les valeurs après seuillage. Si le détecteur ( $102_1$ ), en sortie du décodeur élémentaire terminal ( $101_1$ ), ne détecte pas d'erreur, autrement dit si l'information turbo-décodée ne présente pas d'erreur, cette dernière est orientée vers la sortie (non représentée). En revanche si cette information turbo-décodée est erronée, toute information décodée élémentaire erronée issue d'un décodeur ( $101_i$ ), représentée sous forme de valeurs seuillées, est réencodée par le codeur élémentaire correspondant ( $103_i$ ) avant d'être transformée en de valeurs pondérées par l'opérateur ( $104_i$ ). Ces valeurs pondérées sont ensuite multipliées par un coefficient d'atténuation  $\alpha_i$ ,  $i=1..n$ , avant d'être retranchées aux valeurs pondérées d'entrée du décodeur élémentaire correspondant ( $101_i$ ). Le commutateur ( $107$ ) est placé alors en position basse. L'information d'entrée de chacun des décodeurs élémentaires ayant été ainsi modifiée, un nouveau cycle de turbo-décodage est effectué. Le procédé se poursuit ainsi de suite jusqu'à ce que l'information turbo-décodée soit dépourvue d'erreur ou que le nombre de cycles de turbo-décodage (chaque cycle consistant en une séquence d'itérations) atteigne une valeur donnée, fonction par exemple de la qualité du service. Les coefficients  $\alpha_i$  peuvent choisis distincts ou identiques, fixes ou adaptatifs.

Selon une variante (non représentée) du deuxième mode de réalisation, la détection d'erreur et la rétroaction des solutions erronées peuvent se faire à partir des dernières itérations et non plus seulement de la dernière itération. Cette variante met donc en œuvre une pluralité de jeux de coefficients d'atténuation. Ces coefficients notés  $\alpha_{ij}$ , où  $i$  est l'indice du décodeur élémentaire et  $j$  l'indice de l'itération, peuvent être, là encore, choisis distincts ou identiques, fixes ou adaptatifs.

La Fig. 10b représente schématiquement un turbo-décodeur du type représenté en Fig. 5 selon un troisième mode de réalisation de l'invention. Le fonctionnement de ce turbo-décodeur est similaire à celui de la Fig. 10a et ne sera donc pas répété. Il diffère néanmoins en ce que les informations élémentaires erronées issue d'un décodeur élémentaire ( $101_i$ ) ne sont pas réencodées par le codeur élémentaire correspondant mais par la série ( $103_i$ ) de codeurs élémentaires  $C_i, C_{i+1}, \dots, C_n$  (et bien entendu des entrelaceurs associés) traversés lors de la dernière itération. Ainsi chaque sortie d'une série ( $103_i$ ) de codeurs fournit une information turbo-décodée qui,

après conversion en valeurs pondérées et atténuation, peut être retranchée à l'entrée (e) du turbo-décodeur.

Selon une variante (non représentée) du troisième mode de réalisation, la détection d'erreur et la rétroaction des solutions erronées peuvent se faire à partir des  
5 dernières itérations et non plus seulement de la dernière itération. Les contributions des solutions erronées sont alors toutes retranchées à l'entrée (e) du turbo-décodeur.

La Fig. 11 représente schématiquement un turbo-décodeur du type représenté en Fig. 6 selon un troisième mode de réalisation de l'invention.

Le décodeur comprend un ensemble de décodeurs élémentaires  
10 concaténés en série, chaque décodeur élémentaire  $D_i$  (111<sub>i</sub>) correspondant au codeur élémentaire  $C_i$  (31<sub>i</sub>) du turbo-codeur. Les décodeurs utilisent avantageusement l'algorithme de Chase mentionné plus haut. L'ordre des décodeurs importe peu chacun travaillant sur une dimension orthogonale du bloc de données d'entrée. Le décodeur reçoit du démodulateur un bloc de valeurs pondérées de  $n$  dimensions,  
15 chaque dimension correspondant à un code élémentaire du code à  $n$  dimensions.

L'opération de décodage est identique à celle décrite en Fig. 6. Elle comprend une séquence d'itérations 1 à  $k$ , chaque itération consistant en un ensemble identique d'opérations de décodage élémentaire.

Au terme des  $k$  itérations, les informations de sortie de chaque décodeur  
20 élémentaire (111<sub>i</sub>) sont soumises à une détection d'erreur (112<sub>i</sub>). La détection d'erreur peut se faire directement sur les valeurs seuillées en utilisant un calcul de syndrome sur chaque mot selon la dimension  $i$  correspondante ou bien indirectement par mesure de convergence, selon l'une des méthodes vues plus haut. Ces valeurs pondérées sont ensuite multipliées par un coefficient d'atténuation  $\alpha_i$ ,  $i=1..n$ , avant d'être retranchées  
25 (116) dimension par dimension et mot par mot aux valeurs pondérées d'entrée. Le commutateur (117) est placé alors en position haute. L'information d'entrée ayant été ainsi modifiée, un nouveau cycle de turbo-décodage est effectué. Le procédé se poursuit ainsi de suite jusqu'à ce que les détecteurs (112<sub>i</sub>) ne détectent plus d'erreur ou que le nombre de cycles de turbo-décodage (chaque cycle consistant en une séquence  
30 d'itérations) atteigne une valeur donnée, fonction par exemple de la qualité du service. Les coefficients  $\alpha_i$  peuvent être choisis distincts ou identiques, fixes ou adaptatifs.

Selon une variante (non représentée) du deuxième mode de réalisation, la détection d'erreur et la rétroaction des solutions erronées peuvent se faire à partir des dernières itérations et non plus seulement à partir de la dernière itération. Cette

variante met donc en œuvre un pluralité de jeux de coefficients d'atténuation. Ces coefficients notés  $\alpha_{ij}$ , où  $i$  est l'indice du décodeur élémentaire et  $j$  l'indice de l'itération, peuvent être, là encore, choisis distincts ou identiques, fixes ou adaptatifs.

5 Le turbo-décodeur du type représenté en Fig. 6 peut également être décliné selon un troisième mode de réalisation de l'invention (non représenté). Dans ce mode, les codeurs (113<sub>i</sub>) de la Fig. 11 ne sont plus les codeurs élémentaires  $C_i$  mais le turbo-codeur complet. Bien entendu, le bloc décodé par le décodeur élémentaire est préalablement débarrassé de toute la partie redondante de sorte que seul le sous-bloc systématique est fourni au turbo-codeur. Les blocs turbo-codés issus des différents  
10 turbo-codeurs sont transformés en blocs de valeurs pondérées, atténués et enfin tous soustraits au bloc de valeurs pondérées d'entrée.

Selon une variante (également non représentée) du troisième mode de réalisation, la détection d'erreur et la rétroaction des solutions erronées peuvent se faire à partir des dernières itérations et non plus seulement à partir de la dernière  
15 itération.

Bien que la présente invention ait été décrite dans le contexte du turbo-décodage, elle s'applique également et de manière plus générale à la turbo-égalisation, la turbo-détection, la démodulation de turbo-TCM (Trellis Coded Modulation).

## REVENDICATIONS

- 1) Procédé de décodage d'une information codée par turbo-codage d'une information source, l'information codée étant représentée par un ensemble de valeurs pondérées initiales, le procédé comprenant une séquence finie d'itérations;
- 5        chaque itération procédant à un cycle identique de décodage complet de l'information codée au moyen d'un ensemble d'opérations de décodage élémentaire concaténées en parallèle ou en série séparées par des étapes de désentrelacement et/ou d'entrelacement;
- 10        chaque opération de décodage élémentaire recevant une première information à décoder représentée par un ensemble de valeurs pondérées d'entrée et au moins une information auxiliaire permettant d'accroître la fiabilité de ladite première information, ladite opération de décodage élémentaire générant une information décodée élémentaire représentée par un ensemble de valeurs pondérées de sortie et une information auxiliaire permettant d'accroître la fiabilité d'une seconde
- 15        information à décoder;
- caractérisé en ce qu'au moins la dernière itération de ladite séquence est suivie d'au moins une opération de décision dure fournissant une première information de sortie à partir de l'information décodée élémentaire d'au moins une opération de décodage élémentaire de ladite dernière itération;
- 20        et que le procédé comprend au moins une opération de détection d'erreur de ladite première information de sortie et qu'en cas d'erreur :
- la première information de sortie ou une seconde information de sortie, obtenue par décision dure à partir de l'information décodée élémentaire d'au moins une opération de décodage élémentaire de ladite dernière itération, est réencodée puis
- 25        transformée en un ensemble de valeurs pondérées ;
- lesdites valeurs pondérées sont combinées aux valeurs pondérées initiales ou aux valeurs pondérées d'entrée d'une opération de décodage élémentaire de la première itération pour fournir des valeurs pondérées initiales modifiées ou des valeurs pondérées d'entrée modifiées ;
- 30        la séquence d'itérations est répétée en utilisant lesdites valeurs modifiées .

2) Procédé de décodage selon la revendication 1 caractérisé en ce que la première information de sortie est une information turbo-décodée obtenue à partir d'au moins une opération de décodage élémentaire terminale de ladite dernière itération.

5

3) Procédé de décodage selon la revendication 2 caractérisé en ce qu'en cas d'erreur sur l'information turbo-décodée :

la première information de sortie est turbo-codée selon ledit turbo-codage puis transformée en valeurs pondérées ;

10

lesdites valeurs pondérées sont combinées aux valeurs pondérées initiales.

4) Procédé de décodage selon la revendication 2 caractérisé en ce que la seconde information de sortie est obtenue par une pluralité d'opérations de décision dure, chacune opérant sur l'information décodée élémentaire d'une opération de décodage élémentaire de ladite dernière itération et fournissant une information élémentaire de sortie ;

15

et qu'en cas d'erreur sur l'information turbo-décodée :

chaque information élémentaire de sortie est réencodée puis transformée en un ensemble de valeurs pondérées ;

20

lesdites valeurs pondérées sont combinées aux valeurs pondérées initiales.

5) Procédé de décodage selon la revendication 2 caractérisé en ce que la seconde information de sortie est obtenue par une pluralité d'opérations de décision dure, chacune opérant sur l'information décodée élémentaire d'une opération de décodage élémentaire de ladite dernière itération et fournissant une information élémentaire de sortie ;

25

et qu'en cas d'erreur sur l'information turbo-décodée :

chaque information élémentaire de sortie est réencodée puis transformée en un ensemble de valeurs pondérées ;

30

lesdites valeurs pondérées issues d'une opération de décodage élémentaire de ladite dernière itération sont combinées aux valeurs pondérées d'entrée de l'opération de décodage élémentaire correspondante de la première itération.

6) Procédé de décodage selon la revendication 1 caractérisé en ce que la première information de sortie est obtenue par une pluralité d'opérations de décision dure, chacune opérant sur l'information décodée élémentaire d'une opération de décodage élémentaire de ladite dernière itération et fournissant une information  
5 élémentaire de sortie ;

chaque information élémentaire de sortie est soumise à une opération de détection d'erreur ;

chaque information élémentaire de sortie erronée est réencodée puis transformée en un ensemble de valeurs pondérées ;

10 lesdites valeurs pondérées sont combinées aux valeurs pondérées initiales.

7) Procédé de décodage selon la revendication 1 caractérisé en ce que la première information de sortie est obtenue par une pluralité d'opérations de décision dure, chacune opérant sur l'information décodée élémentaire d'une opération de  
15 décodage élémentaire de ladite dernière itération et fournissant une information élémentaire de sortie ;

chaque information élémentaire de sortie est soumise à une opération de détection d'erreur ;

chaque information élémentaire de sortie erronée est réencodée puis transformée  
20 en un ensemble de valeurs pondérées ;

lesdites valeurs pondérées issues d'une opération de décodage élémentaire de ladite dernière itération sont combinées aux valeurs pondérées d'entrée de l'opération de décodage élémentaire correspondante de la première itération.

25 8) Procédé de décodage selon l'une des revendications 4 à 7 caractérisé en ce que, l'information source ayant été codée par un turbo-codage à concaténation parallèle d'opérations de codage élémentaire associées à des étapes d'entrelacement ,

chaque itération comprend un ensemble d'opérations de décodage élémentaire concaténées en parallèle, chaque opération de décodage élémentaire correspondant à  
30 une opération de codage élémentaire et étant associée à une étape d'entrelacement ou de désentrelacement;

chaque opération de décodage élémentaire d'une itération fournit une information auxiliaire de fiabilité à au moins une opération de décodage élémentaire distincte de l'itération suivante .



9) Procédé de décodage selon les revendications 8 et 4 ou 8 et 6 caractérisé en ce que le réencodage de l'information de sortie est ledit turbo-codage.

5           10) Procédé de décodage selon les revendications 8 et 5 ou 8 et 7 caractérisé en ce que le réencodage d'une information élémentaire de sortie est effectué au moyen d'une opération de codage élémentaire correspondant à l'opération de décodage élémentaire dont l'information élémentaire de sortie est issue.

10           11) Procédé de décodage selon l'une des revendications 4 à 7 caractérisé en ce que l'information source ayant été codée par un turbo-codage à concaténation parallèle d'opérations de codage élémentaire associées à des étapes d'entrelacement ,  
chaque itération comprend un ensemble d'opérations de décodage élémentaire concaténées en série, chaque opération de décodage élémentaire correspondant à une  
15 opération de codage élémentaire ;

chaque opération de décodage élémentaire d'une itération fournit une information auxiliaire de fiabilité à au moins une opération de décodage élémentaire de la même itération ou de l'itération suivante .

20           12) Procédé de décodage selon les revendications 11 et 4 ou 11 et 6 caractérisé en ce que le réencodage de l'information de sortie est ledit turbo-codage.

13) Procédé de décodage selon les revendications 11 et 5 ou 11 et 7 caractérisé en ce que le réencodage d'une information de sortie élémentaire est effectué au moyen  
25 d'une opération de codage élémentaire correspondant à l'opération de décodage élémentaire dont l'information de sortie élémentaire est issue.

14) Procédé de décodage selon l'une des revendications 8 à 13 caractérisé en ce que l'information source ayant été codée par un turbo-codage à concaténation  
30 parallèle d'opérations de codage élémentaire de type récursif systématique,

chaque opération de décodage élémentaire d'une itération fournit comme information auxiliaire de fiabilité une information extrinsèque, accroissement de fiabilité apportée par ladite opération élémentaire à l'estimation de l'information systématique.

15) Procédé de décodage selon l'une des revendications 4 à 7 caractérisé en ce que, l'information source ayant été codée par un turbo-codage à concaténation série  
5 d'opérations de codage élémentaire séparées par des étapes d'entrelacement,

chaque itération comprend un ensemble d'opérations de décodage élémentaire concaténées en série, chaque opération de décodage élémentaire correspondant à une opération de codage élémentaire ;

deux opérations de décodage élémentaire de rangs consécutifs d'une même  
10 itération étant séparées par une étape de désentrelacement et deux opérations de décodage élémentaire de rangs consécutifs de deux itérations consécutives étant séparées par une étape d'entrelacement ;

chaque opération de décodage élémentaire d'une itération fournit une information auxiliaire de fiabilité à l'opération de décodage de rang précédent de  
15 l'itération suivante.

16) Procédé de décodage selon les revendications 15 et 5 ou 15 et 7 caractérisé en ce que le réencodage d'une information élémentaire de sortie est effectué au moyen d'une série d'opérations de codage élémentaire correspondant à la série d'opérations  
20 de décodage élémentaire de ladite dernière itération dont est issue ladite information élémentaire de sortie.

17) Procédé de décodage selon les revendications 15 et 5 ou 15 et 7 caractérisé en ce que le réencodage d'une information de sortie élémentaire est effectué au moyen d'une opération de codage élémentaire correspondant à l'opération de décodage  
25 élémentaire dont l'information de sortie élémentaire est issue.

18) Procédé de décodage selon l'une des revendications 15 à 17 caractérisé en ce que les opérations de codage élémentaire sont de type récursif systématique.  
30

19) Procédé de décodage selon la revendication 6 caractérisé en ce que l'information source ayant été codée par un turbo-codage produit d'une pluralité d'opérations de codage élémentaire en bloc,

chaque itération comprend un ensemble d'opérations de décodage élémentaire concaténé en série, chaque opération de décodage élémentaire d'une dimension correspondant à une opération de codage élémentaire de la même dimension;

5 chaque opération de décodage élémentaire portant sur une dimension fournit une information auxiliaire de fiabilité à l'opération de décodage suivante portant sur une autre dimension.

10 20) Procédé de décodage selon la revendication 19 caractérisé en ce que le réencodage de l'information élémentaire de sortie est ledit turbo-codage.

21) Procédé de décodage selon la revendication 19 caractérisé en ce que le réencodage d'une information élémentaire de sortie est effectué par une opération de codage élémentaire correspondant à l'opération de décodage élémentaire dont ladite information élémentaire de sortie est issue.

15 22) Procédé de décodage selon l'une des revendications 19 à 21 caractérisé en ce que la détection d'erreur est effectuée par un calcul de syndrome de code en bloc.

20 23) Procédé de décodage selon l'une des revendications 1 à 21 caractérisé en ce que la détection d'erreur est effectuée au moyen d'un code CRC.

24) Procédé de décodage selon la revendication 14 caractérisé en ce que la détection d'erreur est effectuée à partir d'une mesure statistique de l'information extrinsèque d'une pluralité d'opérations de décodage élémentaire.

25 25) Procédé de décodage selon l'une des revendications précédentes, caractérisé en ce que la détection d'erreur est effectuée en mesurant la convergence des valeurs pondérées de sortie d'au moins une opération de décodage élémentaire pour une pluralité d'itérations successives.

30 26) Procédé de décodage selon la revendication 24 caractérisé en ce que la mesure de convergence est un écart entropique.

27) Procédé de décodage selon l'une des revendications précédentes caractérisé en ce que les valeurs pondérées sont exprimées en logarithmes de valeur de vraisemblance et que l'opération de combinaison consiste à soustraire une fraction des valeurs pondérées obtenues par transformation de la première ou seconde information de sortie aux valeurs initiales ou aux valeurs pondérées d'entrée.

28) Procédé de décodage selon la revendication 27 caractérisé en ce que la fraction des valeurs pondérées est obtenue par leur multiplication avec des coefficients adaptatifs fonction du type de turbo-code et/ou du rapport signal sur bruit et/ou du type d'un canal de transmission.

29) Procédé de décodage selon l'une des revendications précédentes caractérisé en ce que chacune des dernières itérations de ladite séquence est suivie de ladite opération de décision dure ou de ladite pluralité d'opérations de décision dure, de ladite opération de détection d'erreur ou de ladite pluralité d'opérations de détection d'erreur, de l'opération de combinaison avec les valeurs pondérées initiales ou avec des valeurs pondérées d'entrée avant que ladite séquence d'itérations soit répétée.

30) Procédé de décodage selon la revendication 29 caractérisé en ce que ladite séquence est répétée tant qu'une erreur est détectée.

31) Procédé de décodage selon la revendication 29 caractérisé en ce que ladite séquence est répétée jusqu'à ce qu'un nombre prédéterminé de répétitions soit atteint.

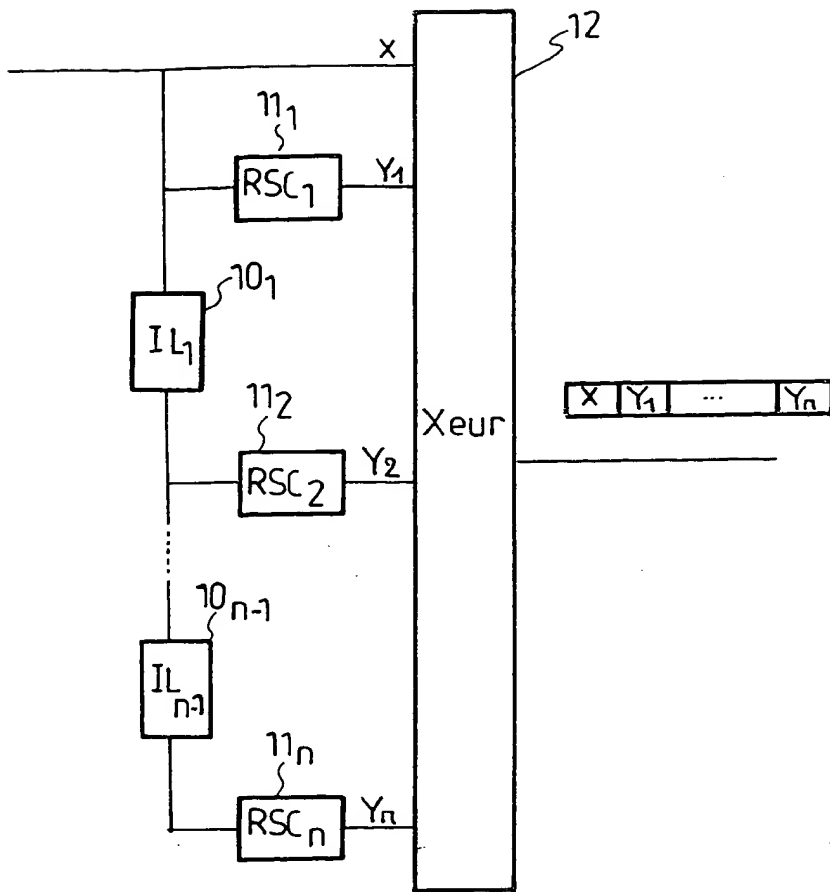


FIG. 1

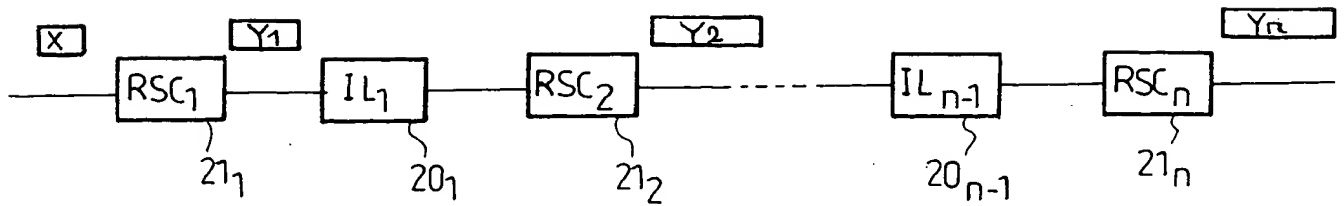


FIG. 2

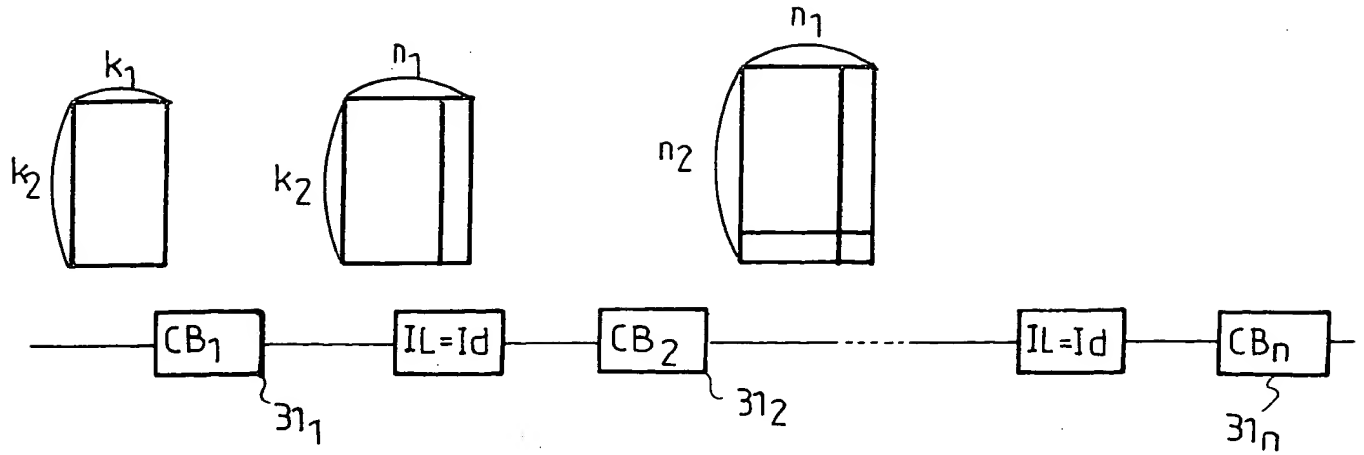


FIG. 3

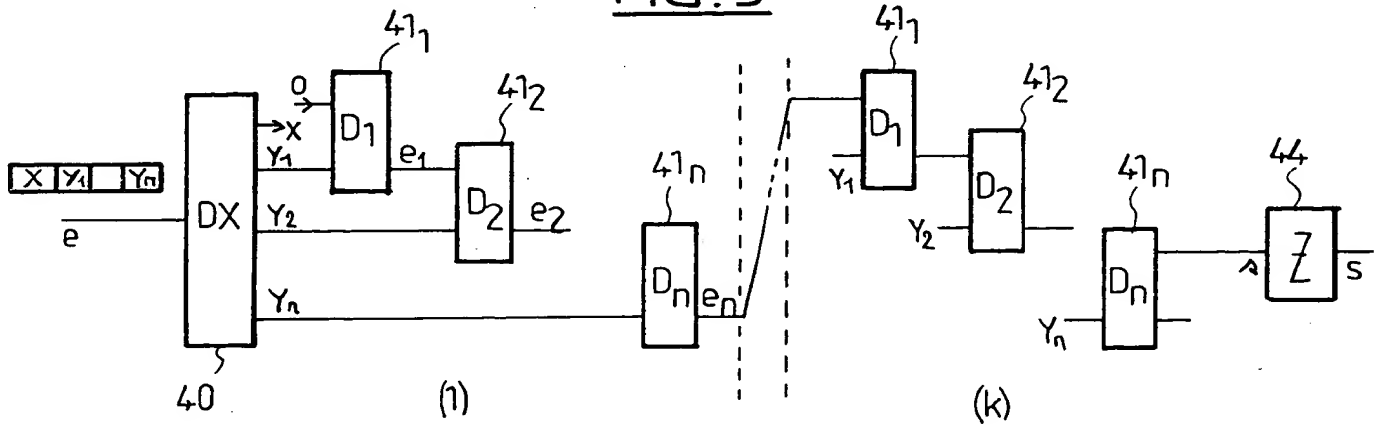


FIG. 4a

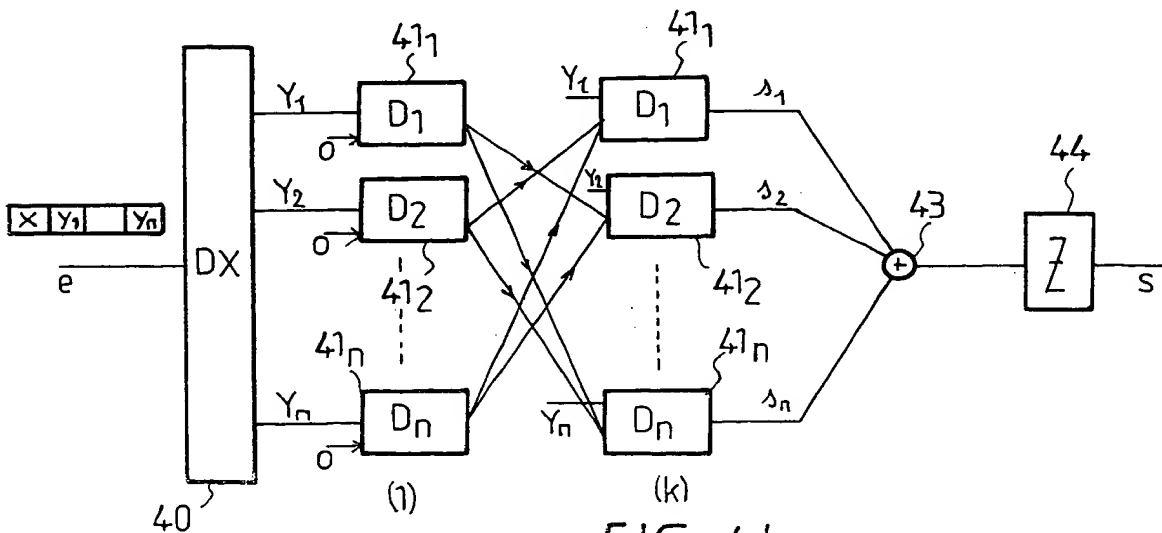


FIG. 4b

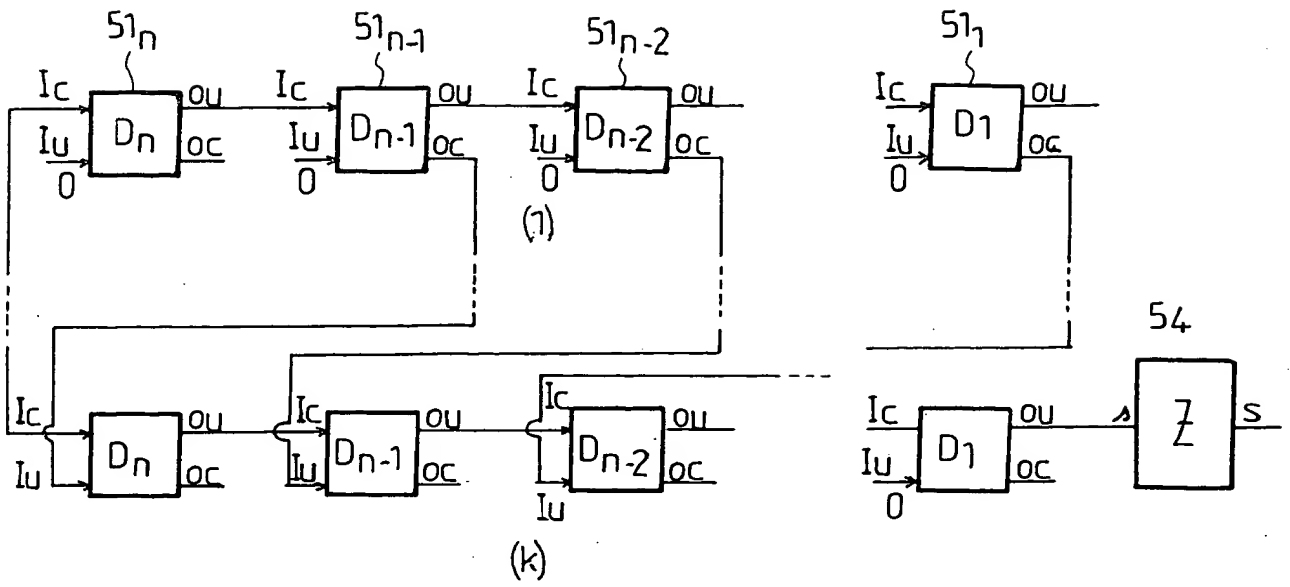


FIG. 5

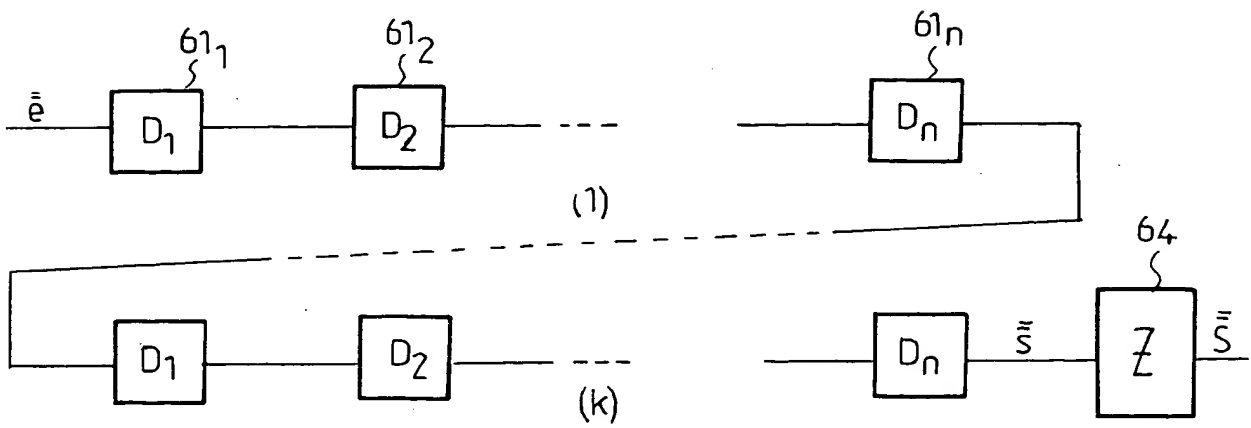


FIG. 6

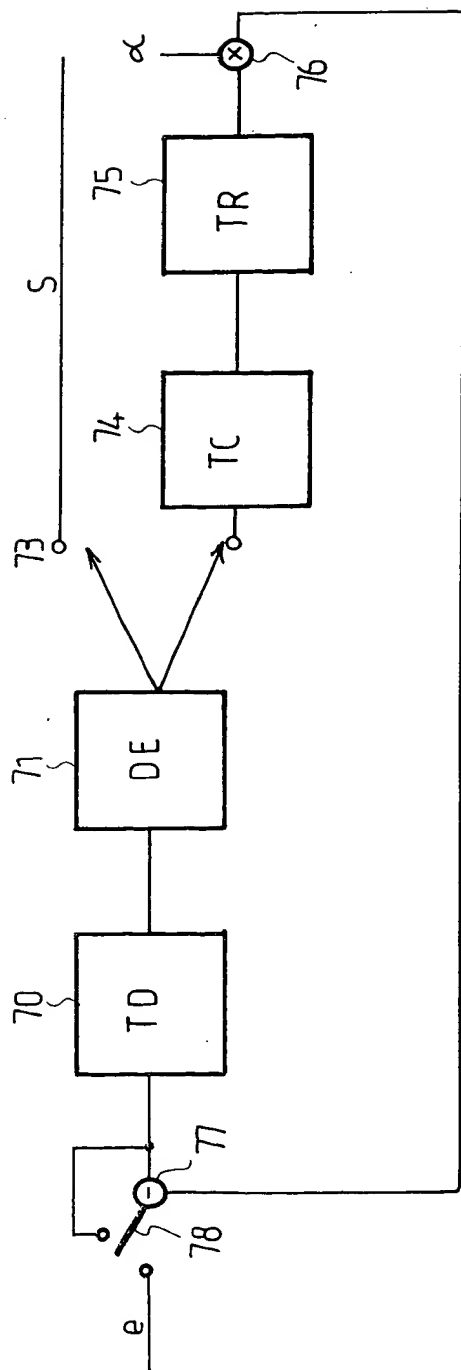


FIG. 7



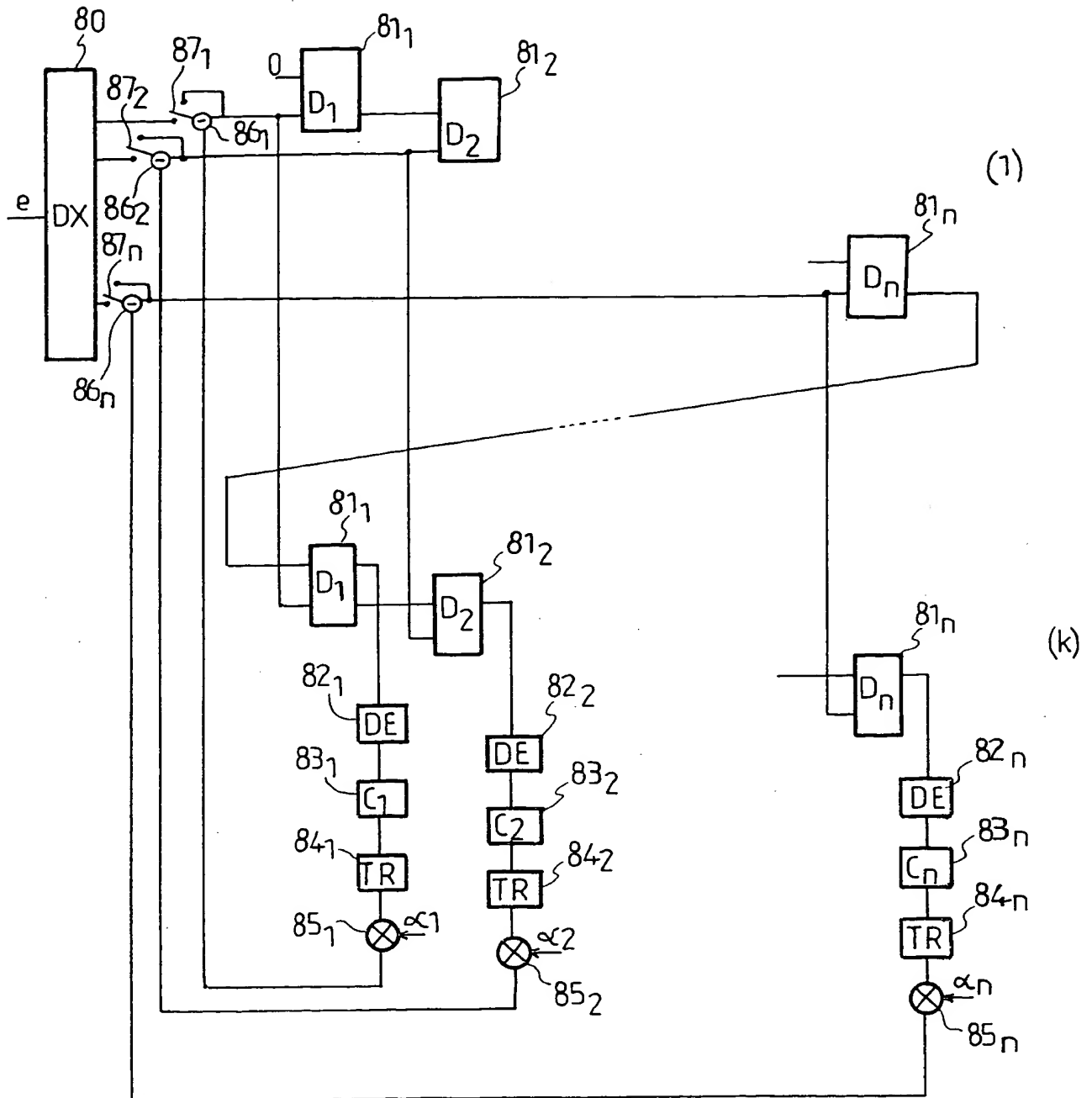


FIG. 8a

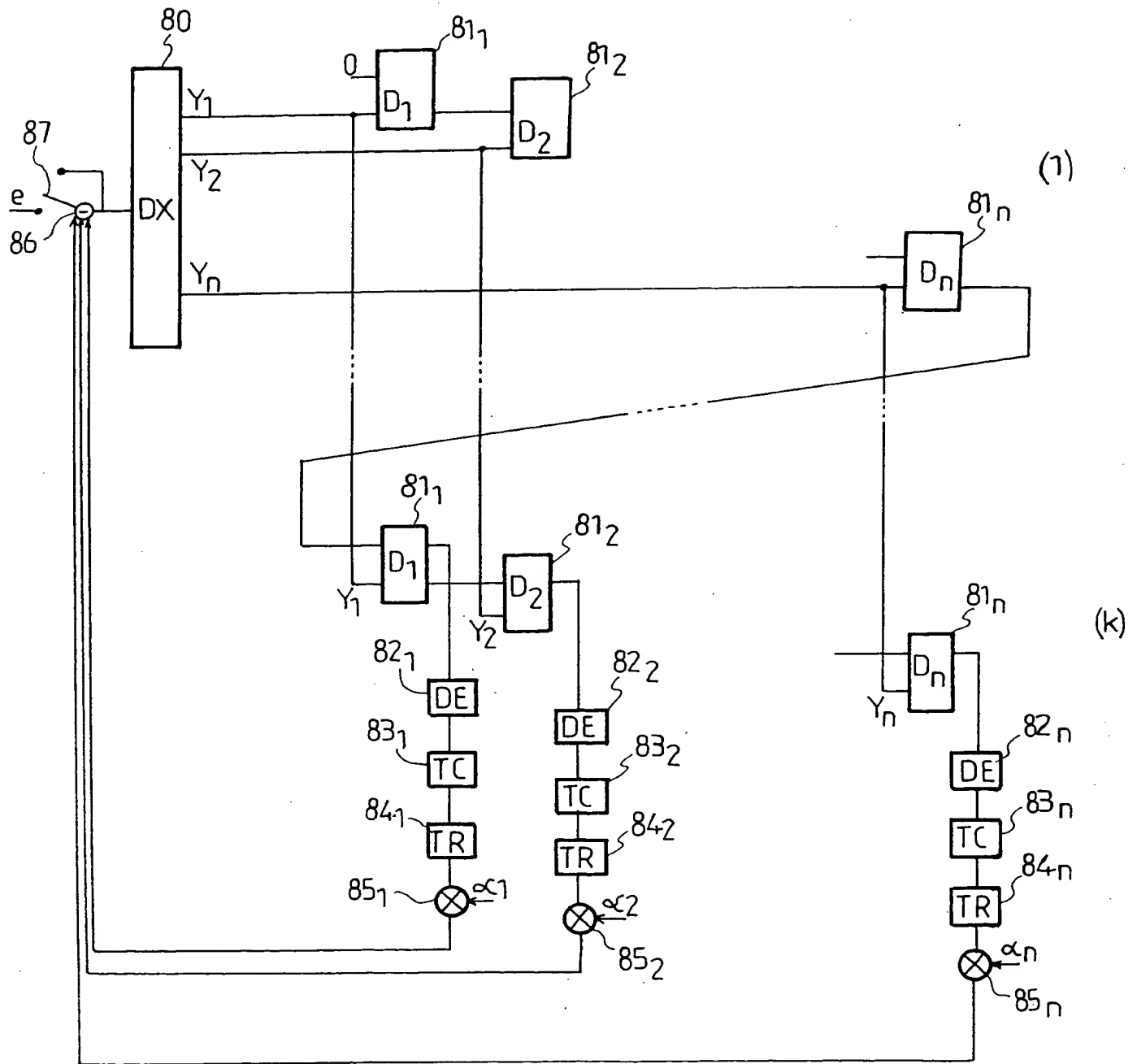


FIG. 8b

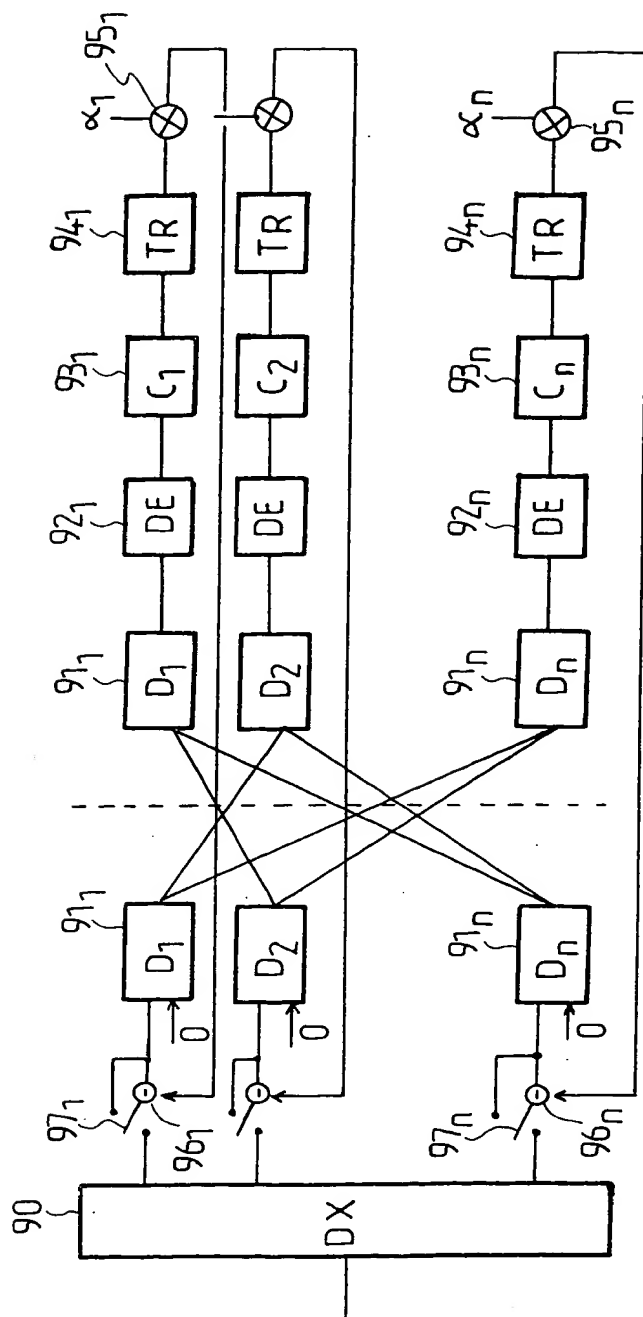


FIG. 9a

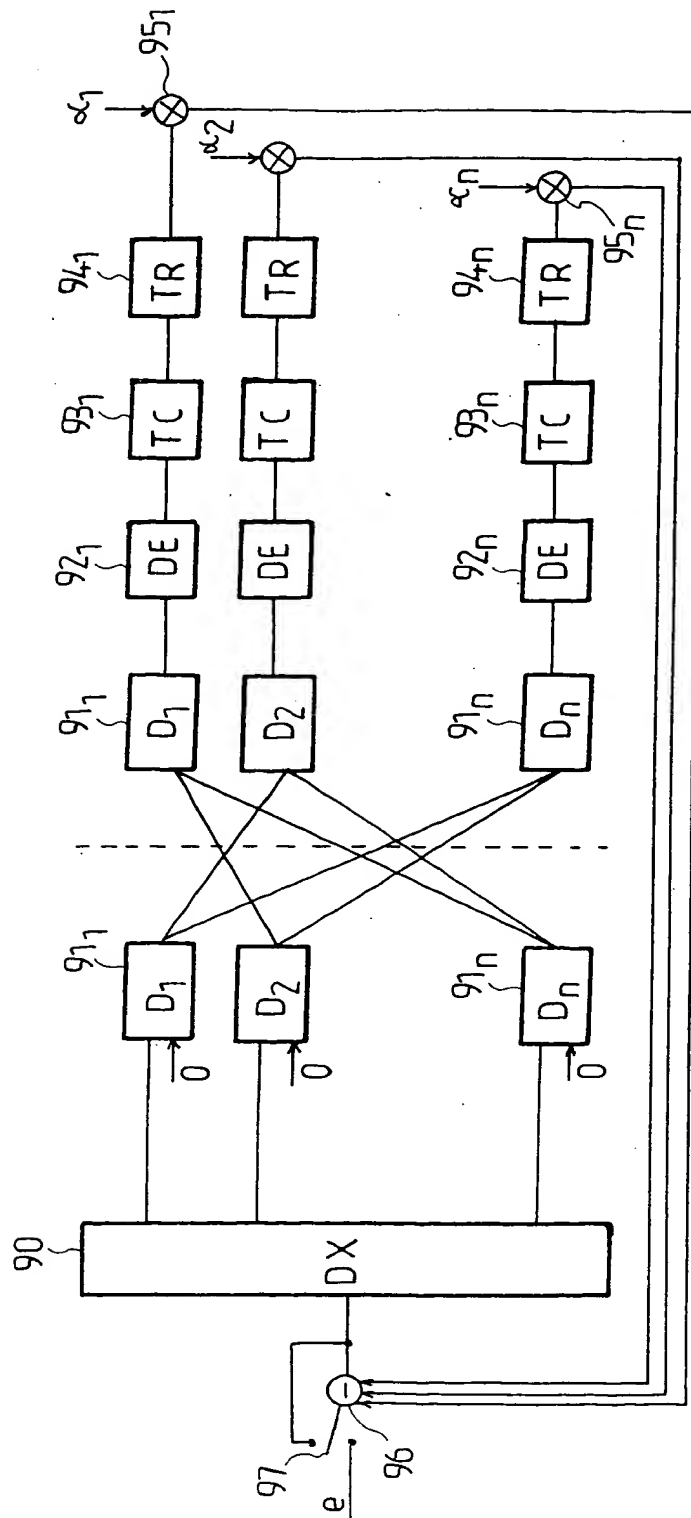


FIG. 9b

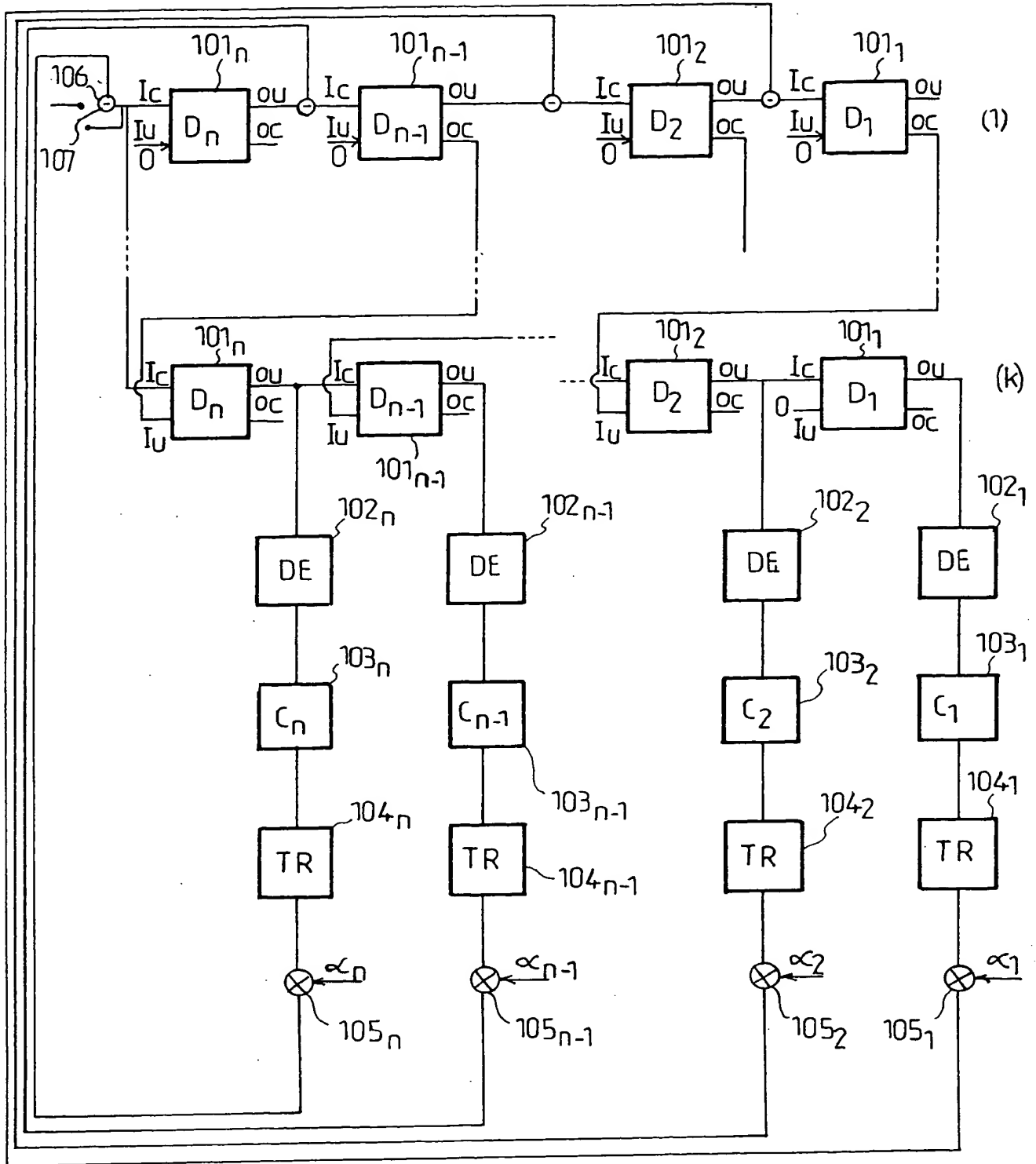


FIG. 10a

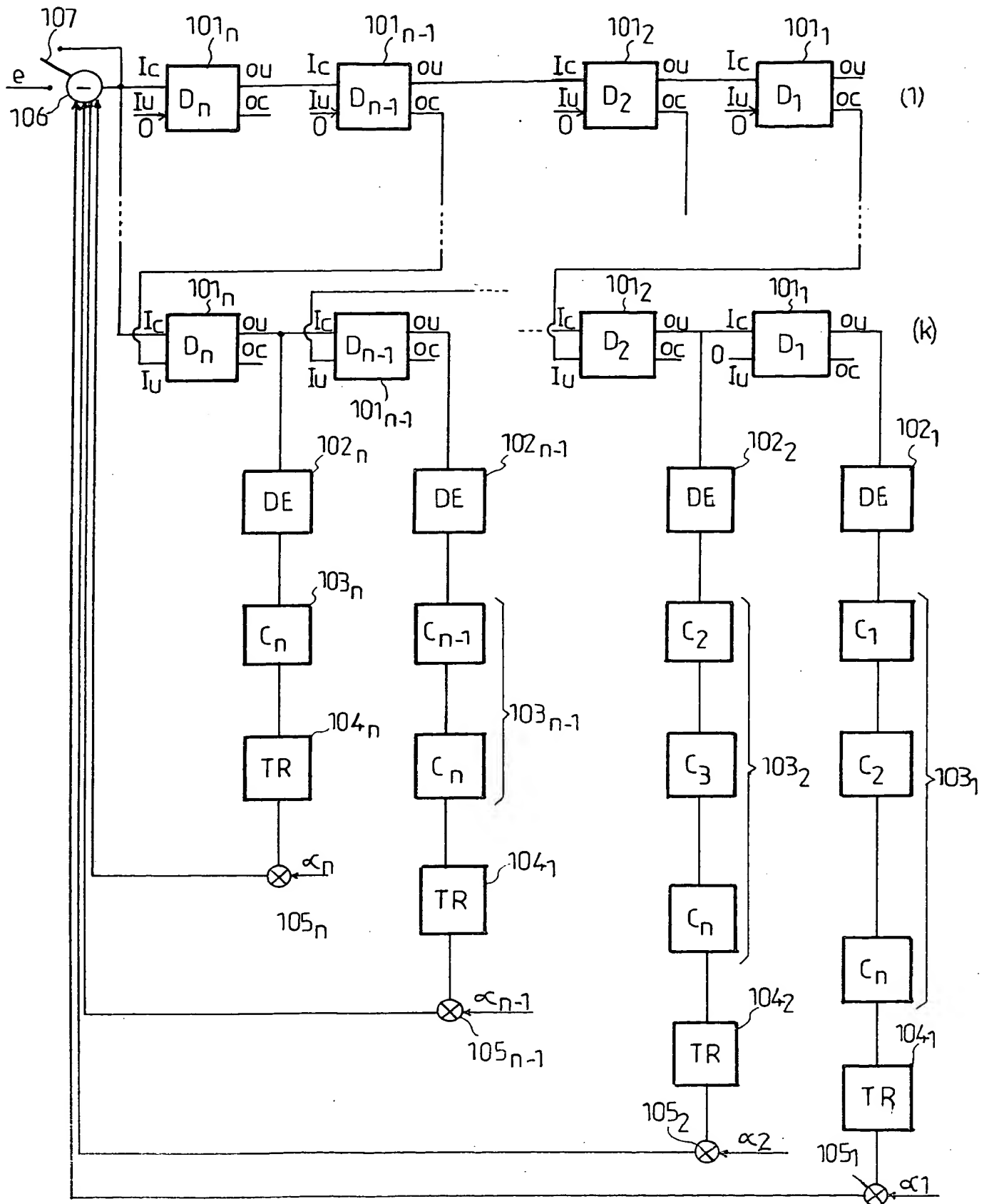


FIG.10b

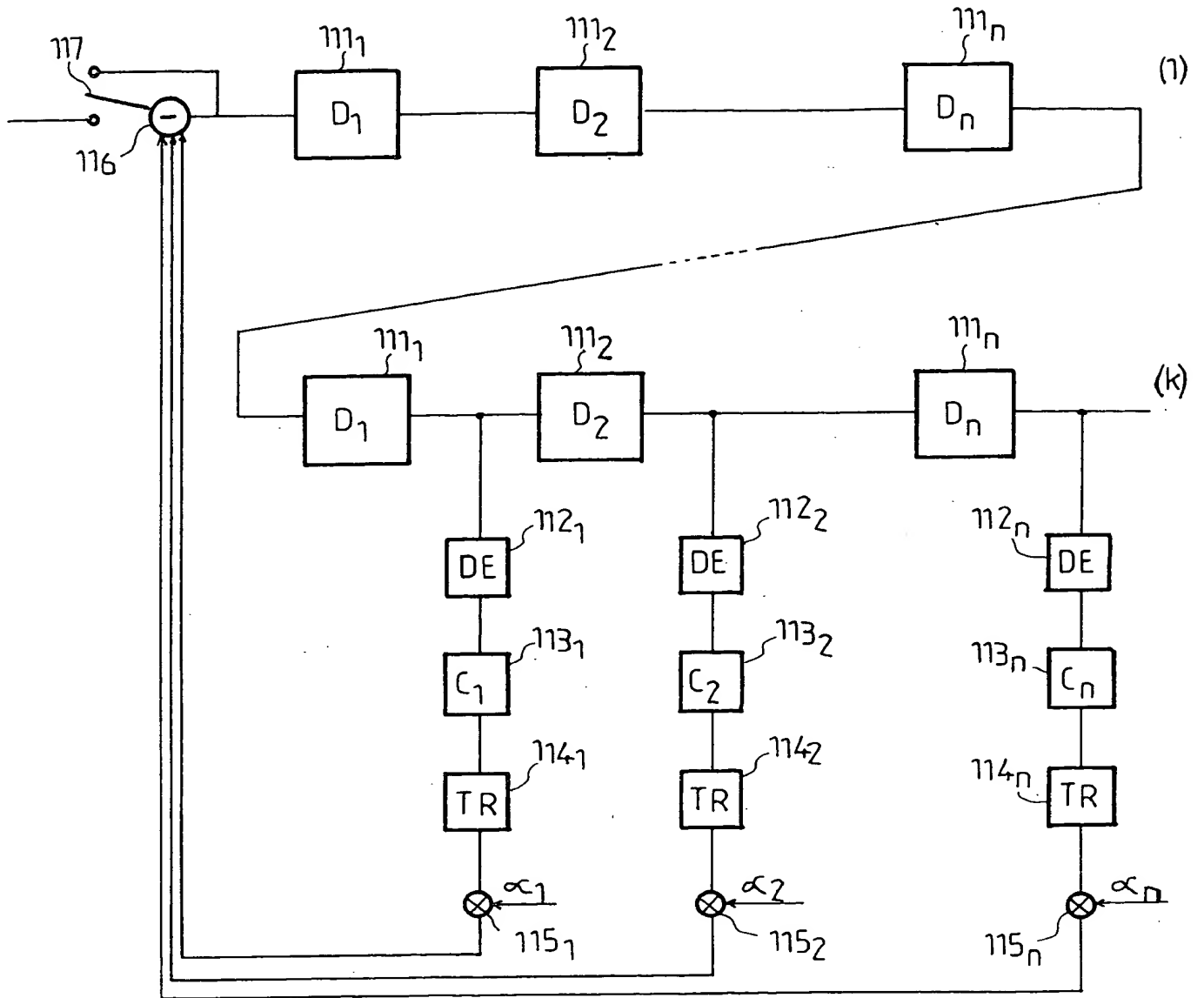


FIG. 11

THIS PAGE BLANK (USPTO)



22850

SERIAL NO.:

09/827,093

FILING DATE:

April 6, 2001